



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In the application of: Jun ISHII

Examiner: Not yet assigned

Serial No.: Not yet assigned

Group Art Unit: Not yet assigned

Filing Date: Concurrently herewith

For: INFORMATION TRANSMISSION
SYSTEM FOR TRANSMITTING
INFORMATION AMONG TERMINALS
DIFFERENT IN
MODULATION/DEMODULATION
TECHNIQUES AND METHOD USED
THEREIN

TRANSMITTAL OF PRIORITY DOCUMENTS

Assistant Commissioner for Patents
Washington, D.C. 20231

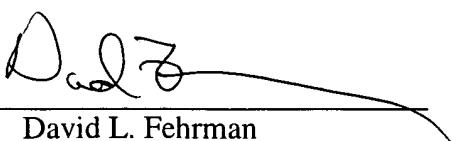
Dear Sir:

Enclosed herewith is a certified copy each of Japanese Patent Application No. 2000-210510 filed July 11, 2000, and Japanese Patent Application No. 2000-363725 filed November 29, 2000, from which priority is claimed under 35 U.S.C. 119 and Rule 55.

Acknowledgement of the priority documents is respectfully requested to ensure that the subject information appears on the printed patent.

Dated: July 6, 2001

Respectfully submitted,

By: 

David L. Fehrman
Registration No. 28,600

Morrison & Foerster LLP
555 West Fifth Street
Suite 3500
Los Angeles, California 90013-1024
Telephone: (213) 892-5601
Facsimile: (213) 892-5454

日本国特許庁
JAPAN PATENT OFFICE

JC979 U.S. PTO
09/006/67
07/06/01
07/06/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application: 2000年 7月11日

出願番号

Application Number: 特願2000-210510

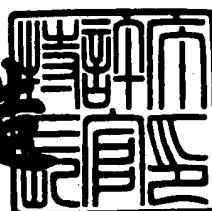
出願人

Applicant(s): ヤマハ株式会社

2001年 5月11日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3038171

【書類名】 特許願
【整理番号】 C28653
【提出日】 平成12年 7月11日
【あて先】 特許庁長官 殿
【国際特許分類】 H03C 3/00
【発明の名称】 音楽情報デジタル信号の再生装置および再生方法
【請求項の数】 4
【発明者】
【住所又は居所】 静岡県浜松市中沢町10番1号 ヤマハ株式会社内
【氏名】 石井 潤
【特許出願人】
【識別番号】 000004075
【氏名又は名称】 ヤマハ株式会社
【代理人】
【識別番号】 100098084
【弁理士】
【氏名又は名称】 川▲崎▼ 研二
【手数料の表示】
【予納台帳番号】 038265
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 音楽情報デジタル信号の再生装置および再生方法

【特許請求の範囲】

【請求項1】 記録媒体から再生または伝送路を介して受信された信号であつて、音楽情報デジタル信号から生成されたベースバンド信号により変調された変調波から、当該ベースバンド信号のエッジ変化を検出し、エッジ間隔の時間を測定する測定手段と、

前記測定手段によって測定されたエッジ間隔の時間に基づいて、前記変調の方法を判定する判定手段と、

判定手段によって判定された変調方法に対応した復調方法により前記変調波から前記音楽情報デジタル信号を復調する復調手段と

を具備することを特徴とする音楽情報デジタル信号の再生装置。

【請求項2】 前記判定手段が、所定時間以上、いずれの変調方法による変調波であるかを検出することができなかつた場合に、該変調波が、音楽情報デジタル信号による変調信号を含まない音響信号であると判定する第2の判定手段をさらに備えることを特徴とする請求項1記載の音楽情報デジタル信号の再生装置。

【請求項3】 前記判定手段によって、エッジ変化が検出されてから所定時間が経過した後も、前記変調の方法を判定することができなかつた場合に、該変調波が、音楽情報デジタル信号による変調信号を含まない音響信号であると判定する第3の判定手段をさらに備えることを特徴とする請求項1又は2記載の音楽情報デジタル信号の再生装置。

【請求項4】 記録媒体から再生または伝送路を介して受信された信号であつて、音楽情報デジタル信号から生成されたベースバンド信号により変調された変調波から、当該ベースバンド信号のエッジ変化を検出し、エッジ間隔の時間を測定する測定過程と、

前記測定手段によって測定されたエッジ間隔の時間に基づいて、前記変調の方法を判定する判定過程と、

判定手段によって判定された変調方法に対応した復調方法により前記変調波か

ら前記音楽情報デジタル信号を復調する復調過程と
を具備することを特徴とする音楽情報デジタル信号の再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、MIDI (Musical Instrument Digital Interface) 等の音楽情報デジタル信号を音響信号として記録媒体に記録して再生する場合または無線若しくは有線の伝送路を介して伝送する際に用いて好適な音楽情報デジタル信号の再生装置及び再生方法に関する。

【0002】

【従来の技術】

MIDI信号の記録に関する技術として、音響帯域のキャリアに対し、MIDI信号により例えば2値のFSK (Frequency Shift Keying) 等の変調を施し、この結果得られる音響帯域の信号（以下、単に「音響信号」という）をPCM (Pulse Code Modulation) 化してデジタルデータとし、このデジタルデータを音楽用CD (CD-DA ; Compact Disc-Digital Audio) の右または左の音楽用チャネルの1つに記録する技術がある。

【0003】

【発明が解決しようとする課題】

ところで、上述した従来のMIDI信号の記録技術において、MIDI信号から音響信号を得るための変調方法には複数の異なった種類が存在し、音楽用CDの製造会社は各々区々の変調方法を採用している。このため、音楽用CDから音響信号を再生し、この音響信号からMIDI信号を復調するためには、その音楽用CDの製造会社において採用されている変調方法に対応した復調装置を用意しなければならず、他の変調方法に対応した復調装置ではMIDI信号を復調することができないという問題があった。なお、MIDI信号の記録再生技術の他に、変調によりMIDI信号から音響信号を生成し、この音響信号をデジタル化して伝送する技術があるが、この技術においても同様な問題があった。

【0004】

この発明は、以上説明した事情に鑑みてなされたものであり、変調によりMIDI信号から音響信号を生成し、この音響信号をデジタル化して記録媒体からMIDI信号を復調する場合、あるいは同様な音響信号をデジタル化して伝送し、受信側において受信信号からMIDI信号を復調する場合において、1台の復調装置により複数の種類の変調方法に対応することができる音楽情報デジタル信号の変調方法の検出装置及び検出方法を提供することを目的とする。

【0005】

【課題を解決するための手段】

上記課題を解決するため、この発明は、記録媒体から再生または伝送路を介して受信された信号であって、音楽情報デジタル信号から生成されたベースバンド信号により変調された変調波から、当該ベースバンド信号のエッジ変化を検出し、エッジ間隔の時間を測定する測定手段と、前記測定手段によって測定されたエッジ間隔の時間に基づいて、前記変調の方法を判定する判定手段と、判定手段によって判定された変調方法に対応した復調方法により前記変調波から前記音楽情報デジタル信号を復調する復調手段とを具備することを特徴とする音楽情報デジタル信号の再生装置および再生装置を提供するものである。

【0006】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態について説明する。

【0007】

A. 全体構成

図1は、オーディオ記録装置20と、本実施形態に係るオーディオ再生装置（音楽情報デジタル信号の再生装置）30の構成例を示すブロック図である。オーディオ記録装置10は、MIDI信号から矩形波状のベースバンド信号を生成し、このベースバンド信号によりオーディオ帯域のキャリアを変調し、この結果得られる音響信号（変調波）を例えばCD-R（CD Recordable）、DVD-R（Digital Video Disc Recordable）等の光磁気記録媒体22にデジタル記録する装置である。

【0008】

本実施形態におけるオーディオ再生装置30は、このようにしてMIDI信号に対応した音響信号がデジタル記録された記録媒体22からMIDI信号を再生する装置である。特にこのオーディオ再生装置30は、各々種類の異なった変調方法を用いてデジタル記録の行われた複数種類の記録媒体22からMIDI信号を再生することが可能である。

【0009】

オーディオ再生装置30は、検出装置100と復調部30Aとを有している。ここで、検出装置100は、記録媒体CDから読み出される音響信号が如何なる変調方法により得られたものであるかを判定し、その判定結果を示す信号を復調部30Aに供給する装置である。また、復調部30Aは、複数種類の変調方法に対応した復調処理が可能な装置であり、検出装置100により判定された変調方法に対応した復調処理を実行し、記録媒体22から読み出された音響信号からMIDI信号を復調する。なお、検出装置100の詳細な構成および復調部30Aの復調処理の具体例については後述する。

以上が本実施形態の全体構成である。

【0010】

B. オーディオ記録装置20の具体例

本実施形態に係るオーディオ再生装置30を説明するに先立ち、その理解を容易にするため、記録媒体22に対するデジタル記録を行うオーディオ記録装置10について、具体例を挙げて説明する。本実施形態においては、オーディオ記録装置10として以下の3種類の仕様のものを想定している。

【0011】

<A社仕様>

- (1) 16値DPSKを用いるY変調方法により音響信号を生成
- (2) 左右2チャネルの音響信号チャネルを有する記録媒体を用いる場合、MIDIデータから生成された音響信号を右チャネルを使用してデジタル記録
- (3) 変調波(音響信号)のベースバンド信号(矩形波)のエッジ間隔は $317.5 \times n \mu s$ (n は任意の正数)

【0012】

<B社仕様>

- (1) 2値F S Kを用いるQ変調方法により音響信号を生成
- (2) 左右2チャネルの音響信号チャネルを有する記録媒体22を用いる場合、MIDIデータから生成された音響信号を左チャネルを使用して記録
- (3) 変調波(音響信号)のベースバンド信号(矩形波)のエッジ間隔は、145μs, 290μs, 581μs, 3855μsのいずれか

【0013】

<C社仕様>

- (1) Q変調方法とは異なった2値F S Kを用いるP変調方法により音響信号を生成
- (2) 左右2チャネルの音響信号チャネルを有する記録媒体22を用いる場合、MIDIデータから生成された音響信号を右チャネルを使用して記録
- (3) 変調波(音響信号)のベースバンド信号(矩形波)のエッジ間隔は、259μs, 129.5μsのいずれか

【0014】

次に、上記仕様中のうち16値D P S KによるY変調方法を用いたA社仕様についてその詳細を説明する。なお、公知の技術である2値F S Kを用いるQ変調方法とP変調方法の詳細な説明は省略する。

【0015】

A社仕様の詳細を図2に示す。図2に示すように、この仕様では、記録媒体22における変調波記録チャネルはR(右) Channelであり、例えば記録媒体22がCDである場合にはL(左) Ch.にはオーディオ信号を記録する。伝送速度は12.6 k b p s (k b i t / s e c)であり、MIDI信号にはSTART、STOPの各ビットが存在することを勘案すると、これはMIDI信号の主要なデータを伝送するのに十分な速度である。Carrier(キャリア)周波数は6.30 kHzである。Symbol(シンボル)速度は3.15 k b a u d (k s y m b o l / s e c)である。Symbol当たりビット数は4 b i t / s y m b o lである。符号化方式は4 b i t グレイコードである。変調方式は16値D P S Kである。検波方式は同期検波である。データ同期方式は同期

情報（同期ニブル）によるものである。録音時オーディオ信号遅延時間は0 m s e cである。再生時オーディオ信号遅延時間は500 m s e cである。録音レベルは-6.0~-12.0 dB（フルレンジに対しての値）である。そして、曲先頭無信号区間は2.0 s e c以上であり、これは同期を取るために必要な時間に基づいて決定される。また、変調信号のベースバンドフィルタとして、キャリア周波数に対応するカットオフ周波数 $f_c = 6.3 \text{ kHz}$ の14次コサイン・ロールオフ・ローパスフィルタを用いることとする。

【0016】

図1にはこのA社仕様のオーディオ記録装置10が例示されている。この図1に例示するオーディオ記録装置10は、MIDI→Data変換モジュール11と、変調モジュール12と、記録モジュール13とから構成されている。変換モジュール11には、非同期にMIDIデータが入力される。個々のMIDIデータは、8ビットの整数倍のビット長を有しているため、4ビットの単位データに分けることができる。変換モジュール11は、非同期に入力されるMIDIデータの隙間を埋めるように上記単位データと同じ4ビットの同期信号（SYNC Nibble）を必要な個数だけ補充する。また、このようにして補充されるキャラクタ同期信号とMIDIデータとの混同を防止するために必要な変換処理を実行する。変換モジュール11は、このような処理を行うことにより、元の非同期なMIDIデータを含んだ連續したビットストリームデータを出力する。このビットストリームデータは、各々MIDIデータの一部または同期信号である4ビット長の単位データに区切ることができるため、以下ではNibbleストリームデータと呼ぶ。変調モジュール12は、変換モジュール11からNibbleストリームデータを受け取り、4ビットの単位データ（Nibble）を1symbol（シンボル）としてオーディオ帯域の周波数を持つキャリアを変調し、この変調により得られる音響信号を出力する。記録モジュール13は、変調モジュール12から出力される音響信号と、図示しない外部の音響装置から供給されるアナログあるいはデジタルの音響信号とを受け取り、これらに対してPCM変換等を行って所定形式のデジタルオーディオ信号に変換し、記録媒体22の各オーディオチャネル（オーディオトラック）に記録（録音）する。

【0017】

B-1. M I D I → D a t a 変換モジュール

図3はD a t a → M I D I 変換モジュール32の構成を示すブロック図である。図3において、データ変換部112は、非同期に供給されるM I D I データを、連続した同期伝送を可能とするようなデータに変換する装置である。データ変換用メモリ116には、この変換を行うためのデータ変換テーブルが格納されている。データ変換部112は、非同期に供給されるM I D I データに対して、各々の隙間を埋めるように同期信号(SYNC Nibble)「F」(16進表記。以下、特に示さない限り、データは16進表記である。)を必要な個数だけ補充し、連続同期データとして出力する装置である。ここで、同期信号として「F」を採用したのは、この「F」をステータスバイトの上位4ビット(M S N: Most Significant Nibble)として含むM I D I データは種類が少なく、かつ、そのようなM I D I データは、いわゆるシステムメッセージであり、発生頻度が低いからである。また、データ変換部112は、M I D I データに対してSYNC Nibble「F」を補充する他、必要に応じて、ステータスデータの先頭データのデータ変換処理を行う。これは発生頻度が少ないと想え、ステータスデータのM S Nが「F」であるM I D I データが発生する場合もあり、このステータスデータのM S N「F」をそのままにしてSYNC Nibble「F」が補充されると、受信装置側においてステータスデータのM S N「F」を認識することができなくなるからである。データ変換用メモリ16には、この変換を行うためのデータ変換テーブルが格納されている。

【0018】

図4は、このデータ変換テーブルの内容を示すものである。図4に示すように、本実施形態では、M I D I データのステータスデータのM S Nが「F」である場合、この「F」を「C」に変換する。また、この「F」についてのデータ変換に伴う弊害を防止するため、ステータスデータのM S Nが「C」である場合には、この「C」を「C4」に変換する。データ変換によってM S Nが「F」から「C」に変更されたステータスデータと、M S Nが元々「C」であるステータスデータとを区別するためである。また、この「C」についてのデータ変換によって

生じる弊害を防止するため、ステータスデータが「F4」または「F5」である場合には、「F」を「C5」に変換する。

【0019】

本実施形態において、ステータスデータのMSNが「F」である場合にこの「F」を「C」に置き換えるのは次の理由によるものである。まず、ステータスデータのMSN「F」を「C」に置き換えると、この置換後のステータスデータと元々MSNが「C」であるステータスデータとの区別が付かなくなる。このため、本実施形態では、上記の通り、元々MSNが「C」であるステータスデータについてはこの「C」を「C4」に置き換えた。従って、元々MSNが「C」であるステータスデータが発生する度に、4ビットのデータ「4」が送信データに追加されることとなる。しかし、MSNが「C」であるステータスデータは、プログラムチェンジを指令するデータであり、発生頻度が低いため、「C」を「C4」に置き換えるようにしたとしても、データ伝送効率を悪化させることはないと考えられる。また、プログラムチェンジは、リアルタイム性の要求が低いため、このプログラムチェンジを要求するデータの「C」を「C4」に置き換えたことにより受信側での当該データの復号が多少遅れたとしても何等問題はない。さらに、プログラムチェンジの命令信号は、その前後に連續してデータが存在することがほとんどなく、当該データの処理時間が後続データのリアルタイム性に悪影響を及ぼすこともない。そこで、本実施形態では、ステータスデータのMSNが「F」である場合にこの「F」を「C」に置き換えることにしたのである。

【0020】

さらに、本実施形態において、ステータスバイトが「F4」あるいは「F5」であるMIDIデータのデータ変換において、4ビットデータ「5」を付加した理由を述べる。そもそも、ステータスバイトが「F4」あるいは「F5」であるMIDIデータは、その命令内容が未定義であり、現状では伝送データ効率等の問題を考慮する必要はない。しかし、本実施形態においては、将来の使用可能性およびデータの透過性確保を鑑み、これらのMIDIデータについてもデータ変換テーブルを設けることとしたものである。そして、これらのMIDIデータに対して4ビットを付加するデータ変換を行ったのは、リアルタイム性において後

続MIDIデータに悪影響が起こらない点を考慮したものである。

【0021】

同期データ生成部113は、データ変換部112から非同期に供給されるデータの間にSYNC Nibbleを介挿し、連続する同期データを生成する。本実施形態では、このSYNC Nibbleとして「F」を使用している。

【0022】

次に、図5～図10を参照して、図3に示すMIDI→Data変換モジュール11の動作について説明する。図5は、図3に示すデータ変換部112に、非同期に供給されるMIDIデータを例示する図である。同図において、「904040」および「804074」はそれぞれMIDIデータを示し、破線部はMIDIデータが存在しない期間を表している。データ変換部112は上述したデータ変換テーブル（図4）に基づいてデータ変換を行うが、図5に例示したMIDIデータのMSNは「C」でも「F」でもないため、該データに対して特にデータ変換を行わずに、同期データ生成部113に供給する。図6は、この場合におけるデータ変換部112から出力される信号を示す図である。そして、同期データ生成部113は、これらのデータの間に、データ間の時間間隔に応じてSYNC Nibble「F」を隙間なく介挿する。そして、図7に示すように連続したNibbleストリームデータを生成する。

【0023】

さらにデータ変換部112による、データ変換の別例を示す。図8は、データ変換部112に供給されたMIDIデータ「CF」を例示する図である。この場合も、データ変換部112はデータ変換テーブル（図4）に基づいてデータ変換を行い、該MIDIデータに対しては、MSN「C」を「C4」に変換する。すなわち、データ変換部112は、供給されたMIDIデータ「CF」を「C4F」にデータ変換した後、該データを同期データ生成部113に供給する。図9は、この場合における、データ変換部112の出力データ内容を示したものである。同期データ生成部113は、これらのデータの間にSYNC Nibble「F」を介挿し、図10に示すように連続したNibbleストリームデータを生成する。

【0024】

以上のようにして、データ変換部112に非同期に供給されるMIDIデータは、データ変換部112および同期データ生成部113により、Nibbleストリームデータに変換される。

【0025】

B-2. 変調モジュール

次に、図1における変調モジュール12について説明する。変調モジュール12では、MIDI→Data変換モジュール11から4ビットの単位データが入力されると、この単位データをグレイコードに変換し、一つ前の位相にグレイコード分の位相を足し合わせたものを次の位相とする。このような差分方式としたのは、例えば、SYNC Nibble「F」が入力されつづけた場合に位相が回転しないと、受信側（再生側）において同期が取れなくなるためで、差分信号を変調信号とすることにより確実に位相の変化を起こさせるようにしたためである。

【0026】

変調信号空間配置は、図11および図12に示すように設定する。図11は、16個の4ビット・グレイコードと相対位相（位相の差分）およびQ-I座標系で表現する場合のI成分とQ成分の関係を一覧にして示したものであり、図12はそれらを示すQ-I座標の図である。図11および図12に示す変調信号空間配置では、0FH(1111)を位相157.5degとして、グレイコードで左回りに配置する。0FHが位相157.5degであるので、同期獲得用のSync Nibble(4ビット)受信中には位相は変化し続けることが保証される。またMIDIデータはStatusとDataが交互に現れることから、グレイコードはなるべく相対位相が大きくなるように、08H以上と以下のデータをまんべんなく散らばらせるように工夫している。相対位相が0であるのは、差分値が0CHの時であるので、(1) 00H→04H→08H→0CH→00H…、(2) 01H→05H→09H→0DH→01H…、(3) 02H→06H→0AH→0EH→02H…、(4) 03H→07H→0BH→0FH→03H…が連続で続かない限り何等かの位相の移動が有る。MIDIでこのような特

殊なデータ列が連続することは確率的に極めて低いので、スクランブル等は掛けなくても良い。

【0027】

より具体的には、図11および図12に示す変調信号空間配置では、MIDI信号においては、Status (先頭Nibbleのbit3が「1」) とData (先頭Nibbleのbit3が「0」) が交互に現れることから、MIDI信号を4bit単位に区切った各Nibbleのbit3が「1」すなわち最上位ビットが「1」のものが連続しないことが保証されていることを利用して、bit3が「1」のものを相対位相0度の近傍に集め、0度近傍のデータが連続しないようにしている (図12の①)。これは、0度近傍のデータが連続すると、データの変化点を検出できなくなり、復調時に同期トリガがはずれる可能性が高くなることが考えられるが、それを防止するためである。また、無信号 (1111)、コントロールチェンジ (Bxxxxxx) (xは不定を意味する) のMSN (1011)、およびノートオン (90xxxx) のMSN (1001) が多用されることに着目して、それらのデータ変化点を検出しやすくするため、相対位相180度の近傍にこれらのデータを集めている (図12の②)。

【0028】

図13は、変調モジュール12の具体的な構成例を示すブロック図である。入力端1201から入力されたNibbleは、ゼロ次ホールド1202によって1シンボル (4ビット) 時間保持された後、グレイコード変換部1203によって4ビットのグレイコードに変換される。グレイコード変換部1203から出力された4ビットのデータは加算回路1204を介して、モジュロ関数部1205へ入力される。モジュロ関数部1205は、入力数値を16で割ったときの余りを出力する処理を行う。モジュロ関数部1205の出力は、1データ分信号を遅延するディレイ回路1206を介して加算回路1204へ入力され、グレイコード変換部1203からの出力と加算される。加算回路1204、モジュロ関数部1205およびディレイ回路1206とによって、グレイコード変換部1203から出力された相対位相が、絶対位相を示す値に変換される。

【0029】

モジュロ関数部1205から出力された絶対位相を示す4ビットのデータは、実軸成分（In-Phase成分）を算出する実軸変換部1207と、虚軸成分（Quadrature-Phase成分）を算出する虚軸変換部1208へ入力される。実軸変換部1207から出力された実軸成分と、虚軸変換部1208から出力された虚軸成分は、それぞれ、乗算回路1209と乗算回路1210に入力される。乗算回路1209および1210へは、さらに、余弦回路1211から出力される単位振幅のキャリア信号の余弦波成分と、正弦回路1212から出力される単位振幅のキャリア信号の正弦波成分とがそれぞれ入力され、実軸成分と虚軸成分とに掛け合わされる。余弦回路1211と正弦回路1212へは、ともに、所定のサンプリング周期毎に時間を表す信号を発生する時計回路1214の出力tに $2\pi \cdot f_c$ を掛けた基準位相信号 $2\pi f_c t$ を出力する乗算回路1213の出力が入力されている（ f_c ：キャリア周波数）。乗算回路1209の出力と乗算回路1210の出力は、加算回路1215に入力され、そこで互いに加算される。そして、加算回路1215の出力に接続されている出力端1216から、入力端1201から入力された4ビット単位のMIDI信号に基づいて変調された音響信号が出力される。上記の構成では、乗算回路1209および乗算回路1210、余弦回路1211および正弦回路1212、時計回路1214、乗算回路1213、加算回路1215によって、直交変調回路が構成されている。

【0030】

C. 本実施形態に係るオーディオ再生装置の詳細

次に、本実施形態に係るオーディオ再生装置30の詳細について説明する。

【0031】

C-1. 検出装置100の例

①検出装置100の全体構成について

まず、図1に示す検出装置100の構成について、図14～図16を参照して説明する。図14は、検出装置100の構成を示すブロック図である。入力端100aには記録媒体22から読み出された右チャネルの音響信号が入力され、入力端100bには記録媒体22から読み出された左チャネルの音響信号が入力される。入力端100aに入力された音響信号は、復調器110によって復調され

た後、Y変調方式による変調波を検出するY検出器120へ入力されるとともに、P変調方式による変調波を検出するP検出器130へそのまま入力される。入力端100bに入力された音響信号は、Q変調方式による変調波を検出するQ検出器140へそのまま入力される。復調器110は、端子Carrierへ入力された変調信号を復調し、ベースバンド信号を取り出して端子Baseから出力する。Y検出器120は、端子Signalに入力された信号が所定のレベル変化を示した場合、端子Triggerから“1”レベルの2値信号を出力し、その所定のレベル変化の間隔が上述したY変調方法において規定されている $314 \times n \mu s$ （nは任意の正数）にほぼ一致するときに、端子Currから“1”レベルの2値信号を出力し、そして、所定のレベル変化の間隔が $314 \times n \mu s$ にほぼ一致するという条件が所定回数連続して満たされたときにY変調方式の信号であると判定して端子Statusから“1”レベルの2値信号を出力する。

【0032】

P検出器130は、端子Signalに入力された信号に所定のレベル変化が発生した場合、端子Triggerから“1”レベルの2値信号を出力し、所定のレベル変化の間隔が上述したP変調方法において規定されている $259 \mu s$ と $129.5 \mu s$ のいずれかにほぼ一致するときに、端子Currから“1”レベルの2値信号を出力し、そして、所定のレベル変化の間隔が $259 \mu s$ と $129.5 \mu s$ のいずれかにほぼ一致するという条件が所定回数連続して満たされたときにP変調方式の信号であると判定して、端子Statusから“1”レベルの2値信号を出力する。Q検出器140は、端子Signalに入力された信号が所定のレベル変化を示した場合、端子Triggerから“1”レベルの2値信号を出力し、所定のレベル変化の間隔が上述したQ変調方法において規定されている $145 \mu s$ 、 $290 \mu s$ 、 $581 \mu s$ 、 $3855 \mu s$ のいずれかにほぼ一致するときに、端子Currから“1”レベルの2値信号を出力し、そして、所定のレベル変化の間隔が $145 \mu s$ 、 $290 \mu s$ 、 $581 \mu s$ 、 $3855 \mu s$ にほぼ一致するという条件が所定回数連続して満たされたときにQ変調方式の信号であると判定して、端子Statusから“1”レベルの2値信号を出力する。

【0033】

OR回路150は、Y検出器120、P検出器130およびQ検出器140の各端子Triggerの出力信号の論理和をとって、A検出器170の端子Triggerへ出力する。すなわち、Y検出器120、P検出器130およびQ検出器140の各端子Triggerのいずれかから“1”レベルの信号が出力された場合に、OR回路150は、“1”レベルの2値信号を出力する。NOR回路160は、Y検出器120、P検出器130およびQ検出器140の各端子Currの出力信号の否定演算(NOR演算)を行ってその結果をA検出器170の端子Audioへ出力する。すなわち、Y検出器120、Q検出器130およびP検出器140の各端子Currのいずれかからも“1”レベルの信号が出力されない場合に、NOR回路150は、“1”レベルの2値信号を出力する。

【0034】

A検出器170は、所定のMIDI変調信号を含まないオーディオ信号の入力を検出するものであって、次の2つの条件のいずれかが満たされた場合に、端子100aおよび端子100bから入力されている左右のチャネルの各信号が共に所定のMIDI変調信号を含まないオーディオ信号であると判定して、端子Statusから“1”レベルの2値信号を出力する。第1の条件は、端子Audioに“1”レベルの信号が入力された状態が所定回数以上継続することである。すなわち、検出器120、130、140によっていずれの変調方式も検出されない状態が所定回数継続した場合に、入力信号がオーディオ信号であると判断する。他方、第2の条件は、端子100aまたは100bに信号が入力され始めてから所定時間経過しても他の変調方式が確定しないことである。すなわち、端子100a、100bのいずれかの所定のレベル変化が検出され始めてから所定時間経過しても変調方式が決定できない場合に、入力信号がオーディオ信号であると判断する。

【0035】

論理演算器180は、Y検出器120の端子Statusから出力される1bitの2値信号と、Q検出器130の端子Statusから出力される1bitの2値信号と、P検出器140の端子Statusから出力される1bitの2値信号と、A検出器170の端子Statusから出力される1bitの2値信号とを、最小3ビットある

いは4ビット、ないしそれ以上の所定のビットのデータとして1つにまとめ、Status信号として端子100cから出力する。そして、端子100cから出力されたStatus信号は、図1における復調部30Aに供給される。

【0036】

なお、検出装置100は、さらに図示していない端子100a, 100bにおける無信号状態（無音状態）の検出回路を備えていて、所定時間継続して無音状態が検出されたときには、各検出器120, 130, 140, 170の端子Currおよび端子Statusの出力信号を“0”レベルにリセットして、各検出器を検出状態に復帰するような制御を行う。

【0037】

②検出装置100内の復調器110構成について

次に、図15を参照して図14に示す復調器110の内部構成について説明する。図15のブロック図に示す例では、復調器110は、増幅器110bと、サイン波発生器110cと、乗算器110dと、ローパスフィルタ110eとを備えて構成されている。この構成において、端子Carrier110aから入力されたキャリア信号は、増幅器110bで増幅された後、乗算器110dへと入力される。乗算器110dにはサイン波発生器110cによって発生されたキャリア信号と同一の周波数（この場合6.3kHz）を有するサイン波信号が入力されていて、乗算器110dにおいて増幅器110bの出力とサイン波発生器110cの出力とが掛け合わされる。乗算器110dから出力された乗算結果は、 $f_c = 6.3\text{kHz}$ の14次コサインロールオフローパスフィルタ110eに入力されてフィルタリングされ、ベースバンド信号成分が抽出される。ローパスフィルタ110eによって抽出されたベースバンド信号は、端子Base110fから出力される。

【0038】

③検出装置100内のY検出器120構成について

次に、図16を参照してY検出器120内部構成について説明する。図16のブロック図に示す例では、Y検出器120は、ヒステリシス付の零クロス検出器120bと、インターバル識別器120cとを備えて構成されている。この構成

において、端子Signal 120aから入力されたベースバンド信号はヒステリシス付の零クロス検出器120bに入力される。ヒステリシス付の零クロス検出器120bは、ベースバンド信号のレベル変化（“0”→“1”あるいは“1”→“0”）を検出するための構成であって、所定のサンプリング周期毎に入力信号に波形の中心値（零レベル）から所定の半値幅を越えた正から負あるいは負から正への信号変化が発生したかどうかを判定し、発生した場合には“1”レベルの信号を出力し、発生しなかった場合には“0”レベルの信号を出力する。ヒステリシス付の零クロス検出器120bの出力信号は、そのまま端子Trigger120dから出力されるとともに、インターバル識別器120cの端子Triggerへと入力される。インターバル識別器120cは、所定のサンプリング周期毎に1ずつカウント値を増加させ、かつ端子Triggerの信号レベルが“1”になる毎にリセットされる第1のカウンタを備え、端子Triggerの信号レベルが“1”になったときのカウント値（ただしリセット前のカウント値）に基づいて、入力信号のレベル変化の時間間隔がY変調方式の固有の時間幅に相当しているかどうかを判定する。すなわち、カウント値は、前回端子Triggerの信号レベルが“1”になったときから今回端子Triggerの信号レベルが“1”になったときまでの時間間隔を示しているので、カウント値が所定の値（一定の範囲内の値）であるときに、時間間隔がY変調方式の固有の時間幅に対応していると判定することができる。インターバル識別器120cは、さらに、入力信号のレベル変化の時間間隔がY変調方式の固有の時間幅に相当していると判定された場合に1ずつカウント値を減少させるとともに、固有の時間幅に相当していないと判定された場合に所定の初期値でリセットされる第2のカウンタを有していて、第2のカウンタの値が零になったときに、端子Statusから“1”レベルを出力する。すなわち、初期値として設定した回数だけ、Trigger信号の入力毎に、時間幅が所定の条件を満たすという状態が連續して成立した場合に端子Statusから“1”レベル、すなわちY変調方式であることを検出したことを示す信号が出力される。

【0039】

具体的には、例えば、サンプリング周期が22.68μsであるとすると、インターバル識別器120cは、端子Triggerの信号レベルが“1”になったとき

に、その時点の第1のカウンタのカウント値を14で割ったときの余りが13（ $22.68\mu s \times 13 = 294.71\mu s$ ）であるか、または、カウント値が14以上である場合には0または1（ $22.67\mu s \times 14n \sim 13n = 317.38 \times n\mu s \sim 297.71 \times n\mu s$ ）であるときに、ベースバンド信号のエッジ間隔が $314 \times n\mu s$ に相当していると判定するよう動作する。また、例えば、第2のカウンタのリセット時の初期値を8とした場合には、第1のカウンタのカウント値を14で割ったときの余りが13であるか、または、カウント値が14以上である場合に0または1であるときに、第2のカウンタのカウンタ値を1ずつ減少させて、その条件が8回連続して満足されて第2のカウンタのカウンタ値が“0”になったときにY変調方式が検出されたと判定する。

【0040】

③検出装置100内のP検出器130およびQ検出器140の構成について

P検出器130およびQ検出器140の構成は、基本的には図16に示すY検出器120と同様であり、また各検出器を同一のサンプリングタイミングで動作させることができる。ただし、ヒステリシス付の零クロス検出器（図16の符号120b）には、図16の端子100aまたは100bから入力される信号がそのまま入力されるので、検出レベルを異ならせたり、インターバル識別器（図16の符号120c）における判定基準や、初期値等の設定を異ならせている。例えば、サンプリング周期を上記と同じ $22.68\mu s$ としたとすると、P検出器130内のインターバル識別器では、端子Triggerの信号レベルが“1”になった場合に、サンプリング周期毎にカウントアップする第1のカウンタのカウント値が5, 6, 11, 12のいずれかに等しくなったときにベースバンド信号のエッジ間隔が $129.5\mu s$, $259\mu s$ に相当していると判定するよう設定する。また、例えば、Trigger端子に“1”レベルの信号が入力される度にカウントダウンされる第2のカウンタのリセット時の初期値として16を採用する。同様に、サンプリング周期を上記と同じ $22.68\mu s$ としたとすると、Q検出器140内のインターバル識別器では、端子Triggerの信号レベルが“1”になった場合に、サンプリング周期毎にカウントアップする第1のカウンタのカウント値が6, 7, 12, 13, 14, 26, 27または166以上174以下のいずれ

かに等しくなったときにベースバンド信号のエッジ間隔が $145\mu s$, $290\mu s$, $581\mu s$, $3855\mu s$ に相当していると判定するよう設定される。また、例えば、Trigger端子に“1”レベルの信号が入力される度にカウントダウンされる第2のカウンタのリセット時の初期値として16を採用する。

【0041】

④検出装置100内のY検出器120、P検出器130およびQ検出器140内のインターバル識別器をプログラムを用いて構成する場合について

次に、図16に示すY検出器120内のインターバル識別器120c、ならびにP検出器130およびQ検出器140のインターバル識別器の構成を、例えばCPU（中央処理装置）と所定の記憶装置に記録したプログラムを用いて実現する場合のCPUによる各処理について、図17に示すフローチャートを参照して説明する。ただし、図17に示すフローチャートは、Y検出器120、P検出器130およびQ検出器140内のすべてのインターバル識別器で共通となるように、各識別器で個々に使用される変数または固定値の末尾に“_x”または“_X”という符号を付けている。したがって各検出器に当てはめるときは、Y検出器120では“_x”を“_y”に代えて、P検出器130では“_x”を“_p”に代えて、Q検出器140では“_x”を“_q”に代えて、そして同様に定数に付けられた大文字の“X”も“Y”、“P”または“Q”と代えて符号を読み直すようとする。

【0042】

図17(a)は、図17(b)に示す割り込み処理として構成されたインターバル識別器における各変数等の初期化のためのフローである。図17において変数mes_xは割込周期 $22.67\mu s$ 単位の時間測定用カウンタ（上記第1のカウンタ）のカウンタ値保持用のものであり、変数cnt_xは連続回数計数用減算カウンタ（上記第2のカウンタ）のカウンタ値保持用のものである。まず、図32(a)に示す初期化(Reset)処理では、割込み禁止処理を行い(S101)、変数Status（端子Statusに対応）をリセットし(S102)、変数cnt_xに定数COUNT_Xを設定し(S103)、変数mes_xを0として(S104)、割込み許可処理を行う(S105)。一方、図17(b)に示

す22. 67 μ s毎の割込処理では、Trigger入力があったかどうかを判定し(S201)、無かった場合には変数mes_xに1を加えて(S210)、割込処理を終了し、有った場合には変数mes_xの値が固有の値であるかどうかを判定する(S202)。固有の値であるとは、例えばY検出器120の場合は、上述した「14」で割ったときの余りが「13」であることであったり、カウント値が「14」以上である場合の「0」または「1」であることを意味している。

ステップS202において、変数mes_xの値が固有の値でない場合には、出力Curr (端子Currに対応) をfalse ("0") にし(S207)、続いて変数cnt_xに定数COUNT_Xを設定し(S208)、変数mes_xを0で初期化して(S206)、さらに変数mes_xに1を加えて(S210)、割込処理を終了する。一方、ステップS202において、変数mes_xの値が固有の値であると判定された場合には、出力Currをtrue ("1") にし(S203)、続いて変数cnt_xが"0"と等しくないかどうかを判定する(S204)。一方、ステップS204で変数cnt_xが"0"でない場合は変数Statusの所定のビットをセットして(S205)、他方、ステップS204で変数cnt_xが"0"の場合は変数Statusの所定のビットをセットして(S205)、上述したステップS206以降の処理を実行する。

【0043】

⑤検出装置100内のA検出器170のプログラムを用いた構成する場合について

次に、図14に示すA検出器170の構成を、CPUと所定の記憶装置に記録したプログラムを用いて実現する場合のCPUによる各処理について、図18に示すフローチャートを参照して説明する。図18 (a) は、図18 (b) に示す割り込み処理として構成されたA検出器170における各変数等の初期化のためのフローである。図18において変数cnt_aは割込周期22. 67 μ s単位の時間測定用カウンタのカウンタ値保持用のものである。また、タイマTimerとして、所定の時間毎に自動的にカウントアップするカウンタを使用している。

【0044】

まず、図18 (a) に示す初期化 (Reset) 処理では、割込み禁止処理を行い (S301)、変数Status (端子Statusに対応) をリセットし (S302)、変数cnt_aに定数COUNT_A (例えば32) を設定し (S303)、タイマTimerのカウントアップを開始させ (S304)、割込み許可を行う (S305)。一方、図18 (b) に示す22.67μs毎の割込処理では、まず、端子100aまたは100bに音響信号が入力されているかどうか (無音状態であるかどうか) の判定を行う (S401)。ここで、入力が無かった場合 (無音状態の場合)、タイマTimerをリセットし (S408)、変数cnt_aに定数COUNT_Aを設定して (S409)、タイマTimerが所定時間カウントアップ (例えば4000カウント分) したかどうかを判定する (S410)。この場合、ステップS408でリセットされた直後なので、ステップS410の判定は“N”となり、割込処理が終了する。

【0045】

ステップS401で音響信号の入力があると判定された場合、端子Triggerに“1”レベルの入力があるかどうかを判定する (S402)。ステップS402で端子Triggerに“1”レベルの入力がないと判定された場合、ステップS410でタイマTimerが所定時間カウントアップしたかどうかを判定する。タイマTimerが所定時間カウントアップした場合変数Statusの所定のビットをセットして (S411)、タイマTimerの停止してリセットした後 (S412)、割込処理を終了する。一方、ステップS402で端子Triggerに“1”レベルの入力があると判定された場合、ステップS403で端子Audioに“1”レベルの入力があるかどうかが判定される。ステップS403で端子Audioに“1”レベルの入力がないと判定された場合、変数cnt_aに定数COUNT_Aを設定して (S407)、ステップS410以降の処理を実行する。

【0046】

一方、ステップS403で端子Audioに“1”レベルの入力があると判定された場合、ステップS404で変数cnt_aが“0”と等しくないかどうかが判定される。ステップS404で変数cnt_aが“0”と等しくないと判定された場合、変数cnt_aが1だけ減じされて (S406)、ステップS410以

降の処理が実行される。ステップS404で変数c n t _ aが“0”と等しいと判定された場合、変数Statusの所定のビットがセットされて（S405）、ステップS410以降の処理が実行される。

【0047】

C-2. 復調部30Aの詳細について

復調部30Aは、検出装置100によって判定された変調方法に対応した復調処理を実行して、音響信号からMIDI信号を生成する。図1には、記録媒体22から読み出された音響信号がA社仕様のY変調方法により得られたものである旨の判定が検出装置100によってなされた場合において、復調部30Aによって行われる復調処理がハードウェア的に示されている。図1に示すように、この場合の復調処理をハードウェア的に捉えると、当該復調処理は、復調モジュール31と、Data→MIDI変換モジュール32とから構成されている。

【0048】

復調モジュール31は、Y変調方法に対応した方法により、MIDIデータやキャラクタ同期信号の各ビットに同期したクロック信号を音響信号から取り出し、クロック信号に同期してMIDIデータや同期信号からなるNibbleストリームデータの各ビットを復調する。音響信号を生成したときの変調方法が16値のDPSKを用いたY変調方法である場合には、復調モジュール31によって復調されたNibbleストリームデータは、変換モジュール32に入力され、キャラクタ同期が取られ、4ビットの整数倍のビット長のMIDIデータが復元され、外部のアプリケーションやMIDIデータ再生装置に渡される。

【0049】

C-2-1. 復調モジュール31の具体例

次に、図19～図24を参照して、図1に示す復調モジュール31の構成について説明する。図19は、図1に示す復調モジュール31の16値DPSKの復調に係る部分の構成を示すブロック図である。したがって、検出装置100から供給される変調方法の種類を示す信号が、16値DPSKを示している場合に動作するように構成されている。オーディオ記録装置20から復調信号して入力された音響信号は、入力端311から入力されて同期検波回路312の信号入力端子

(312b) へ入力される。同期検波回路312には、また、PLL (Phase Lock Loop) 回路315から出力された発振信号の余弦波成分と正弦波成分とが、それぞれ、余弦波成分入力端子 (312a) と正弦波成分入力端子 (312c) から入力される。同期検波回路312は、これらの入力信号に基づいて、入力変調信号の実数成分と虚数成分をそれぞれ実数成分出力端子 (312i) と虚数成分出力端子 (312j) とから出力する。同期検波回路312から出力された入力変調信号の実数成分と虚数成分は、ともに、直交座標→極座標変換回路313と、トリガ信号発生器314とへ入力される。

【0050】

直交座標→極座標変換回路313は、同期検波回路312から出力された入力変調信号の実数成分と虚数成分とに基づき、トリガ信号発生器314から出力されたトリガ信号に同期したタイミングで、直交座標データを極座標データに変換し、 $0 \sim 2\pi$ の角度データとして角度出力端子 (313h) から出力するとともに、角度データを16分解したときの誤差成分を誤差成分出力端子 (313i) から出力する。トリガ信号発生器314は、同期検波回路312から出力された入力変調信号の実数成分と虚数成分とに基づいて、同期タイミングを決定するトリガ信号を発生し、トリガ信号出力端子 (314k) から出力する。

【0051】

16DPSKアン・マップ (逆写像) 回路316は、直交座標→極座標変換回路313から出力された角度データを入力し、トリガ信号発生器314から出力されたトリガ信号に同期したタイミングで、角度情報を4ビットのデジタルデータに変換して出力する。PLL回路315は、直交座標→極座標変換回路313から出力された誤差データを入力し、その誤差データに基づいてキャリア周波数を補正した周波数値を有する交流波形をPLL発振回路によって発生し、その余弦波成分と正弦波成分を出力する。

【0052】

次に、図20を参照して図19に示す同期検波回路312の構成について説明する。同期検波回路312は、增幅器312d、乗算回路312e, 312f、実数用 (R) のコサインロールオフフィルタ312g、および虚数用 (I) のコ

サインロールオフフィルタ312hから構成されている。入力端子312bから入力された変調信号は、増幅器312dで増幅された後、乗算回路312eおよび312fに入力されて、それぞれ、入力端子312aから入力される余弦成分と掛け合わされるとともに、入力端子312cから入力される正弦成分とが掛け合わされる。乗算回路312eと乗算回路312fの出力は、それぞれ、コサインロールオフフィルタ312gと、コサインロールオフフィルタ312hとに入力される。コサインロールオフフィルタ312gと、コサインロールオフフィルタ312hは、それぞれ、入力信号に対して、ロールオフ率 $\alpha = 1.0$ でベースバンド帯の帯域制限を行って、実数成分と虚数成分とを抽出し、抽出した結果を出力端子312iと出力端子312jとからそれぞれ出力する。

【0053】

次に、図21を参照して直交座標→極座標変換回路313の構成について説明する。図21に示す直交座標→極座標変換回路313は、直交座標→極座標変換器313cと、乗除算回路313dと、モジュロ関数回路313eと、加減算回路313gと、定数発生器313fとから構成されている。

【0054】

直交座標→極座標変換器313cは、入力端子313aから入力される実数成分と入力端子313bから入力される虚数成分とによって示される直交座標系の座標データを、トリガ発生器314から供給されるトリガ信号に基づいて、極座標系の座標データに変換し、変換の結果得られた変調信号の位相角度データを、出力端子313hから角度データとして出力するとともに、乗除算回路313dへ入力する。乗除算回路313dは、直交座標→極座標変換回路313から入力された変調信号の位相角度データに、 $16 / (2\pi)$ を掛ける演算を行って、0～16の数値データに変換して出力する。モジュロ関数回路313eは、乗除算回路313dから入力されたデータの小数値成分を求めて出力する。加減算回路313gは、モジュロ関数回路313eから入力された小数点以下の数値から0.5を引いて、その演算結果を誤差データ出力端子313iから出力する。このようにして、位相を16倍してモジュロを取ることでシンボル情報を縮退させ、エラーを抽出する処理は、一般に、周波数通倍法として知られている。

【0055】

次に、図22を参照して16DPSKアンマップ回路316の構成について説明する。16DPSKアンマップ回路316は、乗除算回路316bと、ディレイ回路316cと、加減算回路316dと、モジュロ関数回路316gと、グレイコード逆変換回路316eとから構成されている。乗除算回路316bは、直交座標→極座標変換回路313から入力された $0 \sim 2\pi$ のいずれかの値を示す角度データに、 $16 / (2\pi)$ を掛ける演算を行うことで、 $0 \sim 16$ の数値データに変換して出力する。加減算回路316dは、トリガ発生器314から供給されるトリガ信号に基づいて、乗除算回路316bから出力される絶対位相を示す角度データから、ディレイ回路316cで1データ分遅延された角度データを引くことで、絶対位相値を相対位相値に変換する処理を行う。モジュロ関数回路316gは、この相対位相値を「16」によって除算した余りを出力する。グレイコード逆変換回路316eは、モジュロ関数回路316gの出力データに基づいて、グレイコードの逆変換を行って、Nibbleデータを出力する。

【0056】

次に、図23を参照してトリガ発生器314の構成について説明する。トリガ発生器314は、同期検波回路312から供給される実数成分の信号を入力する入力端子314aと、虚数成分の信号を入力する入力端子314bと、1データ分のディレイ回路314cと、加減算回路314dと、絶対値回路314eと、閾値発生回路314fと、比較回路314gと、立ち上がりエッジ検出回路314hと、サンプリングクロック発生回路314iと、カウンタ回路314jと、トリガ信号の出力端子314kとから構成されている。加減算回路314dは、入力端子314aから入力される実数成分から、それをディレイ回路314cで1データ分遅延した値を引いて、引き算の結果を絶対値回路314eへ供給する。絶対値回路314eは、加減算回路314dの絶対値を出力する。比較回路314gは、絶対値回路314eの出力と、閾値発生回路314fから出力される所定の閾値とを比較して、絶対値回路314eが閾値以上となったときに出力信号の信号レベルを立ち上げる処理を行う。立ち上がりエッジ検出回路314hは、比較回路314gの出力信号に立ち上がりエッジが検出されたとき、カウンタ

回路314jヘリセット信号を出力する。カウンタ回路314jは、記録媒体2のオーディオ信号のサンプリング周波数44100kHzをキャリア周波数6300Hzで割った値7のカウント周期を有するアップカウンタ（0～6を繰り返しカウントするもの）で、立ち上がりエッジ検出回路314hの出力信号をリセット信号としてリセット入力（RST）へ入力するとともに、クロック入力（CLK）へ入力されるサンプリングクロック発生回路314iから発生されるの44100kHzのクロック信号に従ってカウント動作を行い、カウント周期の中間点で一致したことを示す出力信号（Hit）をトリガ信号として出力端子314kから出力する。

【0057】

次に、図24を参照してPLL回路315の構成について説明する。PLL回路315は、直行座標→極座標変換回路313から出力される誤差信号パルス列を入力する入力端子315aと、入力端子315aに入力された信号のフィルタリングを行うループフィルタ315bと、ループフィルタ315bの出力レベルを増幅するループゲインアンプ315cと、キャリア周波数6300Hzに対応する値のデータを出力する所定値発生回路315dと、ループゲインアンプ315cの出力と所定値発生回路315dの出力とを加算する加算回路315eと、加算回路315fの出力値に応じた周波数を有する発振信号を発振する電圧制御発信器315fと、電圧制御発信器315fの発振信号の余弦波成分を出力する出力端子315gと、正弦波成分を出力する出力端子315hとから構成されている。ループフィルタ315bは、カットオフ周波数を ω_c とするローブーストフィルタ（Low Boost Filter）であって、入力信号中の角周波数 ω_c 以上の周波数成分をゲイン1で出力するとともに、角周波数 ω_c 以下の周波数成分に対して、振幅レベルをゲイン1以上に増幅して出力する。

【0058】

以上説明した各構成によって図19に示す復調モジュール31は、オーディオ記録装置20から入力された復調信号を、16DPSKによって復調して、復調したデータをData→MIDI変換モジュール32へ供給する。

【0059】

C-2-2. Data→MIDI変換モジュール32の具体例

図25は、図1に示すData→MIDI変換モジュール32の構成例を示すブロック図である。このData→MIDI変換モジュール32において、MIDIデータ変換部323は、入力された復調データをMIDIデータに変換して出力する装置である。MIDIデータ変換用メモリ324には、このMIDIデータ変換のためのプログラムが格納されている。MIDIデータ変換部323は、図26にフローを示す制御プログラムに従い、元のMIDIデータを復元する。同図に示すように、このフローは、ステップSB1～SB6からなる「音楽情報待機処理」、ステップSB10～SB15からなる「判別用単位データ待機処理」およびステップSB20～SB24からなる「後続単位データ待機処理」から構成されている。以下に、この制御プログラムの内容を理解しやすくするために、具体例を用いて説明する。

【0060】

(具体例1) MIDIデータ変換部323にNibbleストリームデータ「FF904F0FFF」(データD1～D10)が供給された場合(図27)。該データは「904F0F」の前後に単位データ「F」が付加されたものに対応するものである。MIDIデータ変換部323は、まず、復元すべき元のMIDIデータの先頭データ(MSN)に相当する単位データを見つけるために、「音楽情報待機処理」(ステップSB1～SB6)を行う。本具体例では、はじめに単位データ「F」(データD1)が供給されるが(ステップSB2)、MIDIデータ変換部323は、該単位データは「F」であるため(ステップSB3: YES)、該単位データは無視する(ステップSB4)。

【0061】

上記判別は、上述したデータ変換テーブル(図4)において、すべてのMIDIデータは、先頭単位データが「F」とならないようにデータ変換されていることに基づくものである。その後MIDIデータ変換部323は、次の単位データが供給されるのを待機する(ステップSB4)。本具体例では、次に単位データ「F」(データD2)が供給されるが(ステップSB2)、この際も、MIDIデータ変換部323は上記と同様の制御を行い(ステップSB3、SB4)、該

単位データ「F」は無視する。

【0062】

次に、単位データ「9」（データD3）が供給されると（ステップSB2）、MIDIデータ変換部323は、該単位データが「F」ではないため、該単位データが元のMIDIデータのMSBに相当するものであると判別する（ステップSB3: NO）。MIDIデータ変換部323は、該単位データは「C」でもないため（ステップSB5: NO）、元のMIDIデータのMSNは「9」であると判別する（ステップSB6）。この判別は、上述したデータ変換テーブル（図4）において、MSNが「C」または「F」以外のMIDIデータは、データ変換の対象になっていないことに基づくものである。

【0063】

その後、MIDIデータ変換部323は、「後続データ待機処理」（ステップSB20～SB24）を行い、該MSB「9」に後続するデータを判別してMIDIデータを復元する。本具体例では、MIDIデータ変換部323に、次の単位データ「0」（データD4）が供給されることになるが（ステップSB20: YES）、該単位データの値より、MIDIデータ変換部323は、元のMIDIデータのLSNが「0」であることを判別する（ステップSB21）。この判別は、上述したデータ変換テーブル（図4）において、MIDIデータの先頭データ（MSN）以外のデータは、データ変換の対象になっていないことに基づくものである。つまり、この段階で、MIDIデータ変換部323は、元のMIDIデータのMSNおよびLSN（ステータスバイト）が「90」であることを判別する。そして、MIDIデータ変換部323は、確定したステータスバイトの値から、該ステータスバイトに後続するデータバイトの長さを判別する。この具体例においては、ステータスバイト「90」に後続するデータバイトは2つ存在することを判別する（ステップSB22）。

【0064】

その後、MIDIデータ変換部323は、供給される4つの単位データ（データD5からD8まで）を、2つのデータバイト「4F」「0F」と判別し（ステップSB23）、1つのMIDIデータ「904F0F」を復元させる（SB2

4)。以上が、「後続単位データ待機処理」の内容であり、その後、MIDIデータ変換部323は、再度「音楽情報待機処理」を行い、次のMIDIデータの先頭(MSN)に相当するデータの有無を判別する(ステップSB2)。

【0065】

なお、この具体例では、その後供給される単位データはいずれも「F」であるため(データD9、D10)、MIDIデータ変換部323は、これらの単位データ「F」を無視する制御を行う(ステップSB3、SB4)。図28は、MIDIデータ変換部323から出力されるMIDIデータを示したものである。同図において破線部はMIDIデータが存在しない区間を示す。

【0066】

(具体例2) MIDIデータ変換部323に「FFC4020FF」(データD11～D19)というNibbleストリームデータが供給された場合(図29)。この場合も、MIDIデータ変換部323は、まず、復元すべき元のMIDIデータの先頭データ(MSN)に相当する単位データを見つけるために、「音楽情報待機処理」(ステップSB1～SB6)を行う。すなわち、MIDIデータ変換部323は、「F」以外の単位データが供給されるまで、供給された単位データは無視する制御を行う(ステップSB2、SB3、SB4)。よって、単位データD11とD12は無視する。

【0067】

そして、単位データ「C」(データD13)が供給されると(ステップSB2)、MIDIデータ変換部323は、該単位データが「F」以外のデータであるため、元のMIDIデータの先頭に相当するデータであることを判別する(ステップSB3: NO、ステップSB5: NO)。ただし、この場合、MIDIデータ変換部323は、MSNの値を判別することはできない。上述したデータ変換テーブル(図4)において、MSNが「C」のMIDIデータおよびMSNが「F」のMIDIデータのいずれもが、先頭単位データが「C」に変換されるからである。

上記のように元のMIDIデータのMSNの値が特定できない場合、MIDIデータ変換部323は、「判別用単位データ待機処理」(ステップSB10～S

B15)を行い、後続して供給される単位データの値を判別し、元のMIDIデータのMSNを特定する。この具体例においては、単位データ「4」(データD14)が供給されることになるが(ステップSB10: YES、ステップSB11: YES)、MIDIデータ変換部323は、該単位データの値より、元のMIDIデータのMSNが「C」であることを判別する(ステップSB12)。この判別は、上述したデータ変換テーブル(図4)において、MSNが「C」であるMIDIデータは、先頭単位データが「C4」に変換されることに基づくものである。

【0068】

上記のように元のMIDIデータのMSBが「C」であることを判別した後、MIDIデータ変換部323は、「後続データ待機処理」(ステップSB20～SB24)を行い、該MSB「C」に後続するMIDIデータを復元する。この後の処理は上述したものと同様であるため詳述しないが、MIDIデータ変換部323は、後続して供給される単位データ「0」(データD15)から、元のMIDIデータのLSNが「0」であることを判別する(ステップSB21)。すなわち元のMIDIデータのステータスバイトは「C0」であることを判別する。そして、ステータスバイトが「C0」であるMIDIデータは、後続するデータバイトが1つ存在することも判別する(以上ステップSB22)。

【0069】

MIDIデータ変換部323は、さらに後続して供給される2つの単位データ(データD16とD17)を、1つのデータバイト「20」と判別し(ステップSB23)、MIDIデータ「C020」を復元させ(SB24)、後続単位データ処理を終了する。

【0070】

そして、MIDIデータ変換部323は、再度「音楽情報待機処理」を行うが、本具体例においては、その後に供給される単位データはいずれも「F」であるため(データD18、D19)、MIDIデータ変換部323は、これらの単位データ「F」を無視する(ステップSB3、SB4)。以上が、MIDIデータ変換部323に連続単位データ「FFC4020FF」(データD11～D19

) が供給された場合のMIDIデータ変換部323の制御内容であり、図30は、この例におけるMIDIデータ変換部323から出力されるMIDIデータを示したものである。

【0071】

なお、MIDIデータ変換部323にNibbleストリームデータ「FFC54FF」が供給された場合も、MIDIデータ変換部323は上述したのと同様の制御を行う。すなわち、この場合は、単位データ「C」に後続して単位データ「5」が供給される（ステップSB5:YES、ステップSB10:YES、ステップSB11:NO、ステップSB13:YES）。よって、MIDIデータ変換部323は、MIDIデータのMSNは「F」と判別し（ステップSB14）、さらに後続して供給される単位データ「4」により、MIDIデータのステータスデータは「F4」であると判別する（ステップSB20:YES、ステップSB21）。その他の制御内容については、上述した内容と同じであるため説明を省略する。

【0072】

（具体例3）MIDIデータ変換部323に「FFCAFF」（データD21～D26）というNibbleストリームデータが供給された場合（図31）。この場合も、MIDIデータ変換部323は、まず「音楽情報待機処理」（ステップSB1～SB6）を行い、「F」以外の単位データが供給されるまで、供給された単位データは無視する制御を行う（ステップSB2、SB3、SB4）。よって、単位データD21とD22は「F」であるため無視する。

【0073】

次に、単位データ「C」（データD23）が供給されると（ステップSB2:YES）、MIDIデータ変換部323は、該単位データが「F」ではないため元のMIDIデータの先頭データに相当するものであると判別する（ステップSB3:NO、ステップSB5:YES）。ただし、上述したのと同様の理由により、単位データ「C」のみからは元のMIDIデータのMSNの値を特定することはできない。

【0074】

その後、MIDIデータ変換部323は、「判別用単位データ待機処理」（ステップSB10～SB15）を行うが、本具体例では、単位データ「A」（データD24）が供給されることになる。この単位データの値より、MIDIデータ変換部323は、元のMIDIデータのMSNが「F」、LSNが「A」であることを判別する（ステップSB10、SB11、SB13、SB15）。この場合は、この時点で、元のMIDIデータのステータスバイトが判別できることになる。なお、この判別は、上述したデータ変換テーブル（図4）における、MSNが「F」であるMIDIデータの変換内容に基づくものである。

【0075】

そして、MIDIデータ変換部323は、ステータスバイトが「FA」であるMIDIデータは、後続するデータバイトが存在しないことを判別する（以上ステップSB22）。この場合は、MIDIデータ変換部323は、MIDIデータ「FA」を復元させ（SB24）、後続して供給される単位データを待機せずに、「後続単位データ待機処理」を終了させる。

【0076】

そして、MIDIデータ変換部323は、再度「音楽情報待機処理」を行うが、本具体例においては、その後に供給される単位データはいずれも「F」であるため（データD25、D26）、MIDIデータ変換部323は、これらの単位データ「F」を無視する（ステップSB3、SB4）。以上が、MIDIデータ変換部323にNibbleストリームデータ「FFCAFF」（データD21～D26）が供給された場合のMIDIデータ変換部323の制御内容であり、図32は、この例におけるMIDIデータ変換部323から出力されるMIDIデータを示したものである。以上、MIDIデータ変換部323は、音楽情報待機処理、判別用単位データ待機処理および後続単位データ待機処理を行うことにより、供給される連続する単位データから元のMIDIデータを復元する制御内容を説明した。

【0077】

図33は、以上説明したMIDIデータ変換部323が行うこれら3つの処理（音楽情報待機処理1901、判別用単位データ待機処理1902および後続単

位データ待機処理1903)の遷移過程を示したものである。

【0078】

なお、本発明の実施の形態は上記のものに限定されるものではなく、例えば、Y変調方法において、上述した16値のDPSKに限られず、他の2より大きい多値DPSKを選択したり、他の多値変調方式を採用することも可能である。例えば8(=23)値DPSKを採用した場合には、単位データを3ビット長とすればよく、4(=22)値DPSKを採用した場合には、単位データを2ビット長とすればよい。また、キャリア周波数、状態遷移の方法、位相空間配置等の設定も上記に限定されることなく適宜変更可能である。また、本発明に係る音楽情報デジタル信号の再生装置は、記録媒体からの再生のみならず、伝送媒体を介して受信される信号から音楽情報デジタル信号を再生する際にも使用可能である。

【0079】

【発明の効果】

以上説明したように、この発明によれば、検出装置の検出結果に応じて復調方法を切り替えるようにすることで、1台の復調装置において容易に複数の種類の変調方法に対応できるという効果がある。

【図面の簡単な説明】

【図1】 オーディオ記録装置およびこの発明の一実施形態であるオーディオ再生装置の構成を示すブロック図である。

【図2】 同実施形態が想定している各種の変調方法の一例であるY変調方法の仕様を示す図である。

【図3】 図1に示すMIDI→Data変換モジュール11のブロック図である。

【図4】 MIDI→Data変換モジュール11において用いるデータ変換テーブルを示す図である。

【図5】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図6】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図7】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図8】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図9】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図10】 同MIDI→Data変換モジュール11におけるデータ変換内容を説明するための図である。

【図11】 本実施形態における16DPSK信号の空間配置を一覧にして示す図である。

【図12】 図11に示す16DPSK信号の空間配置を信号空間配置図として示す図である。

【図13】 図1に示す変調モジュール12の構成を示すブロック図である

【図14】 図1に示す検出装置100の構成を示すブロック図である。

【図15】 図14に示す復調器110の構成を示すブロック図である。

【図16】 図14に示すY検出器120の構成を示すブロック図である。

【図17】 図14に示すY検出器120, Q検出器130, P検出器140を構成するプログラムによる処理の流れを示すフローチャートであり、(a)は割込処理の初期化ルーチンのフローであり、(b)は割込処理ルーチンのフローである。

【図18】 図14に示すA検出器170を構成するプログラムによる処理の流れを示すフローチャートであり、(a)は割込処理の初期化ルーチンのフローであり、(b)は割込処理ルーチンのフローである。

【図19】 図1に示す復調モジュール31の構成を示すブロック図である

【図20】 図19に示す同期検波回路312の構成を示すブロック図である。

【図21】 図19に示す直交座標→極座標変換回路313の構成を示すブ

ロック図である。

【図22】 図19に示す16DPSKアン・マップ回路316の構成を示すブロック図である。

【図23】 図19に示すトリガ発生器314の構成を示すブロック図である。

【図24】 図19に示すPLL回路315の構成を示すブロック図である

【図25】 Data-MIDI変換モジュール32の構成を示すブロック図である。

【図26】 同Data-MIDI変換モジュール32の処理内容を示すフローチャートである。

【図27】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図28】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図29】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図30】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図31】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図32】 同Data-MIDI変換モジュール32の処理内容を示す図である。

【図33】 同Data→MIDI変換モジュール32の状態遷移図である

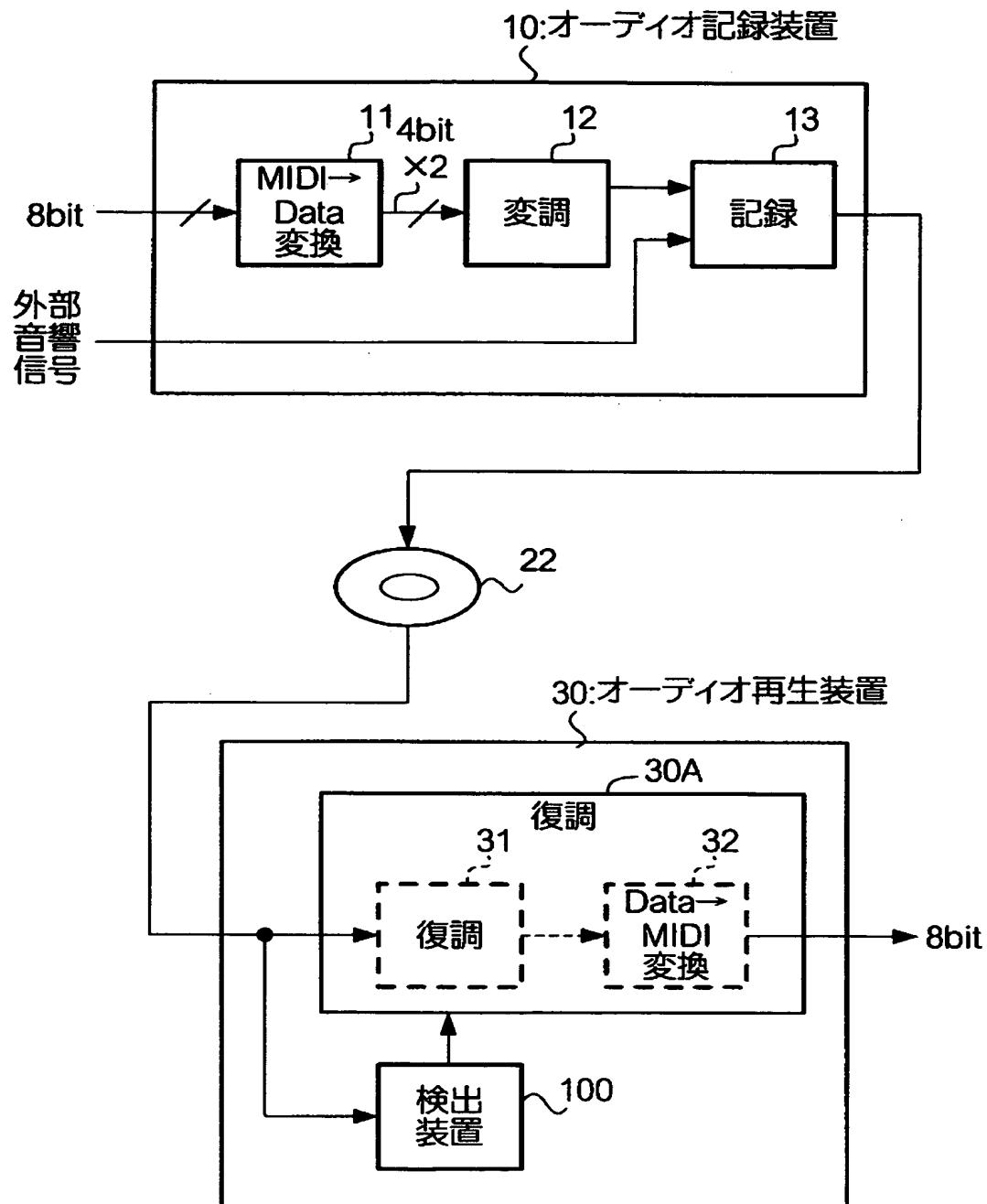
【符号の説明】

10…オーディオ記録装置、11…MIDI→Data変換モジュール、12…変調モジュール、22…記録媒体、30…オーディオ再生装置、30A…復調部

、31…復調モジュール、32…Data→MIDI変換モジュール、100…
検出装置、110…復調器、120…Y検出器、120b…ヒステリシス付零ク
ロス検出器、120c…インターバル識別器、130…Q検出器、140…P検
出器、170…A検出器。

【書類名】 図面

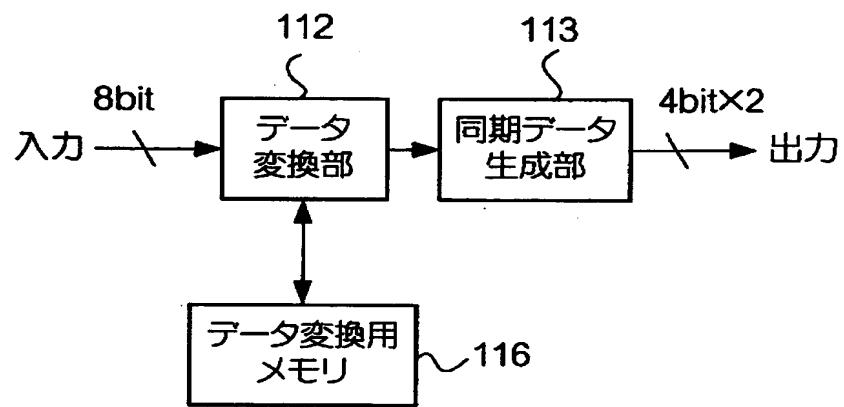
【図1】



【図2】

項目	仕様	単位	備考
変調波記録チャンネル	R	Channel	L.Ch.にはオーディオ信号を記録
伝送速度	12.6	k bps (k bit/sec)	
Carrier周波数	6.30	kHz	
Symbol速度	3.15	k baud (k symbol/sec)	
Symbol当たりビット数	4	bit/symbol	
符号化方式	4bitブレイコード		
変調方式	16値DPSK		
検波方式	同期検波		
データ同期方式	Sync Nibbleによる		
録音時オーディオ信号 遅延時間	0	msec	
再生時オーディオ信号 遅延時間	500	msec	
録音レベル	-6.0~-12.0	dB	フルレンジに対しての値
曲先頭無信号区間	2.0以上	sec	同期を取るために必要な時間

【図3】



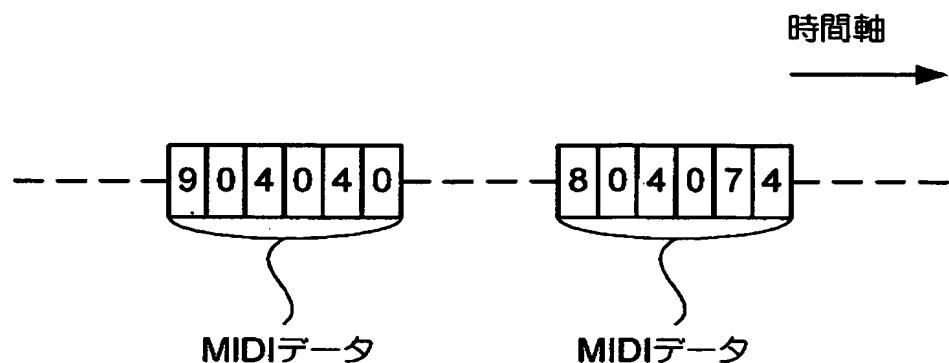
11 : MIDI→Data変換モジュール

【図4】

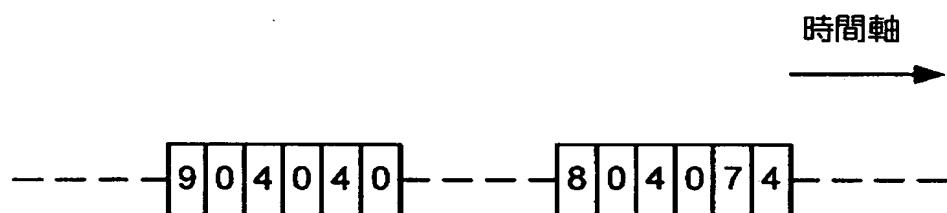
MIDIデータの ステータスバイト (16進表記)	データ変換部112 による変換後データ (16進表記)	ステータスバイトの 具体的内容 (参考内容)
C1	C41	チャネル0のプログラムチェンジ
C2	C42	チャネル1のプログラムチェンジ
C3	C43	チャネル2のプログラムチェンジ
⋮	⋮	⋮
CF	C4F	チャネルFのプログラムチェンジ
F0	C0	エクスクルーシブ
F1	C1	タイムコード・クオータフレーム
F2	C2	ソング・ポジション・ポインタ
F3	C3	ソングセレクト
F4	C54	(未定義)
F5	C55	(未定義)
F6	C6	チューンリクエスト
F7	C7	エント・オブ・エクスクルーシブ
F8	C8	タイミングクロック
F9	C9	(未定義)
FA	CA	スタート
FB	CB	コンティニュ
FC	CC	ストップ
FD	CD	(未定義)
FE	CE	アクティブセンシング
FF	CF	システムリセット

(上記以外はデータ変換なし)

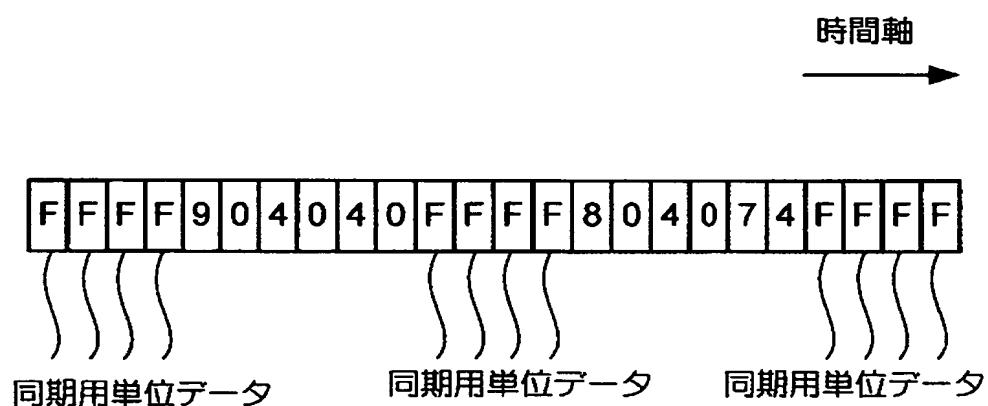
【図5】



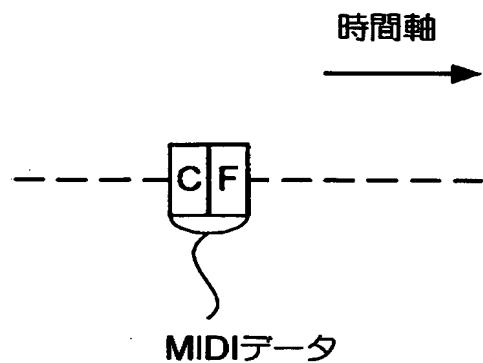
【図6】



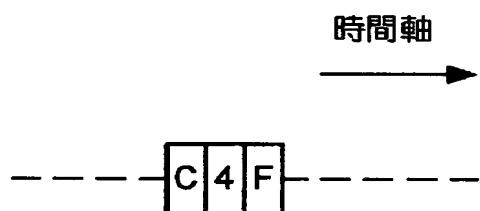
【図7】



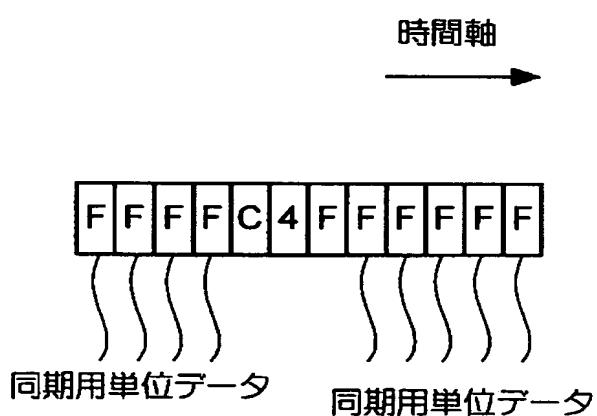
【図8】



【図9】



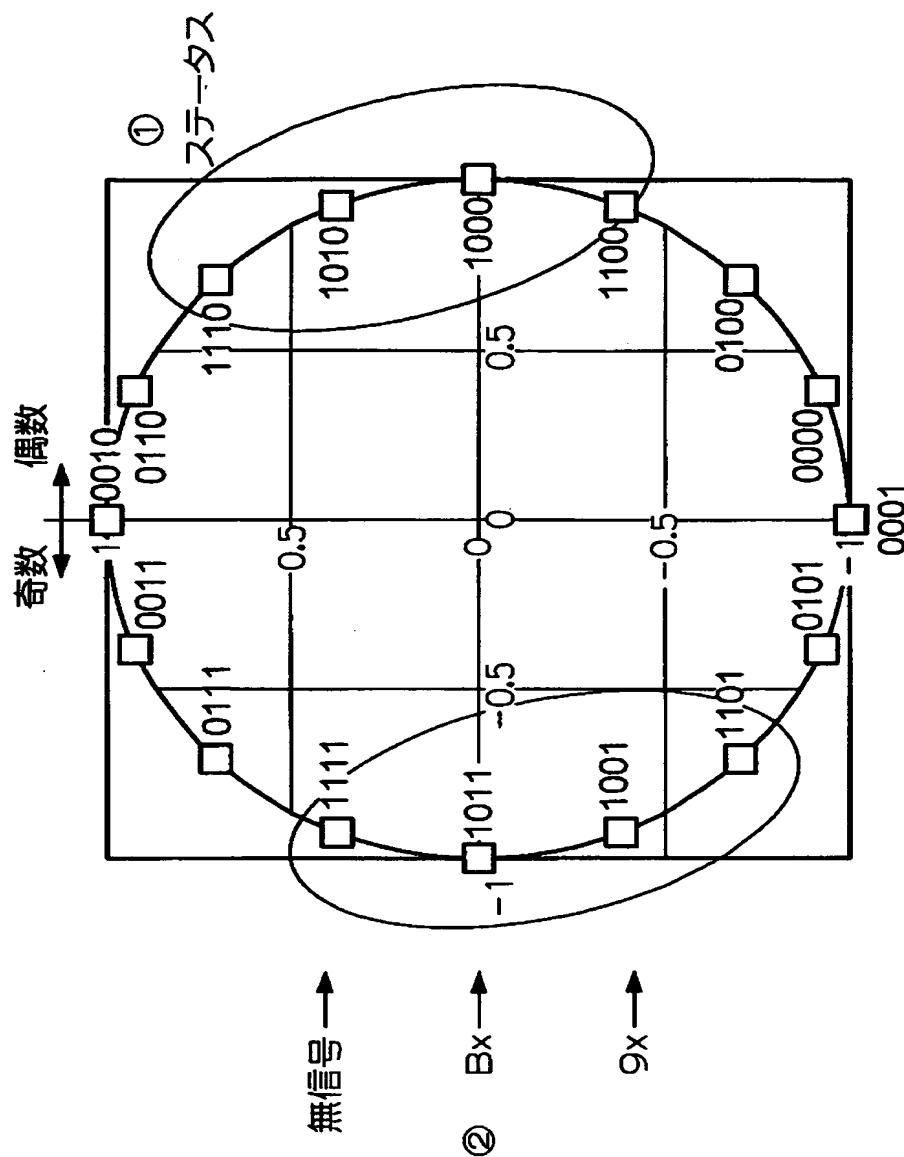
【図10】



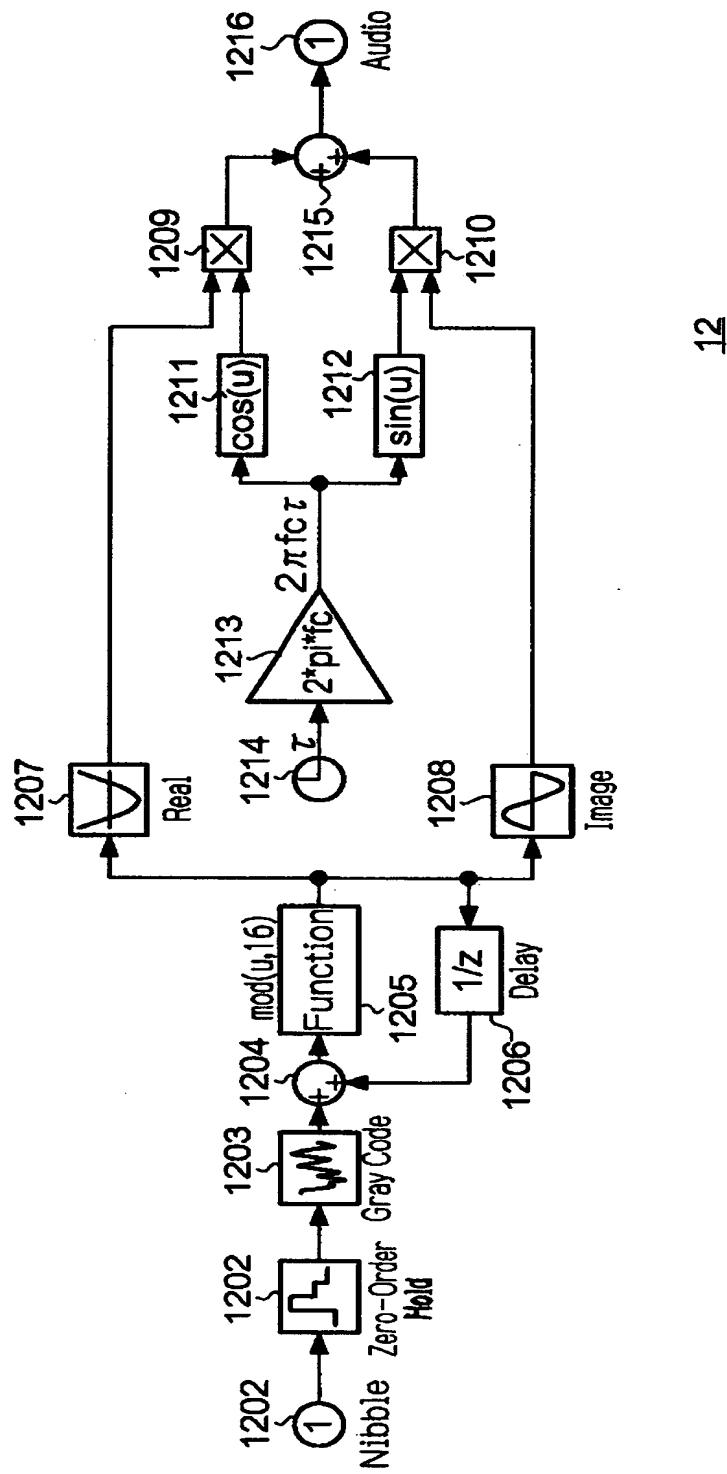
【図11】

Gray Code Data	[Dec]	位相 [rad]	I成分	Q成分
1000	0	0	1	0
1010	1	0.392699	0.92388	0.382683
1110	2	0.785398	0.707107	0.707107
0110	3	1.178097	0.382683	0.92388
0010	4	1.570796	0	1
0011	5	1.963495	-0.38268	0.92388
0111	6	2.356194	-0.70711	0.707107
1111	7	2.748894	-0.92388	0.382683
1011	8	3.141593	-1	0
1001	9	3.534292	-0.92388	-0.38268
1101	10	3.926991	-0.70711	-0.70711
0101	11	4.31969	-0.38268	-0.92388
0001	12	4.712389	0	-1
0000	13	5.105088	0.382683	-0.92388
0100	14	5.497787	0.707107	-0.70711
1100	15	5.890486	0.92388	-0.38268

【図12】

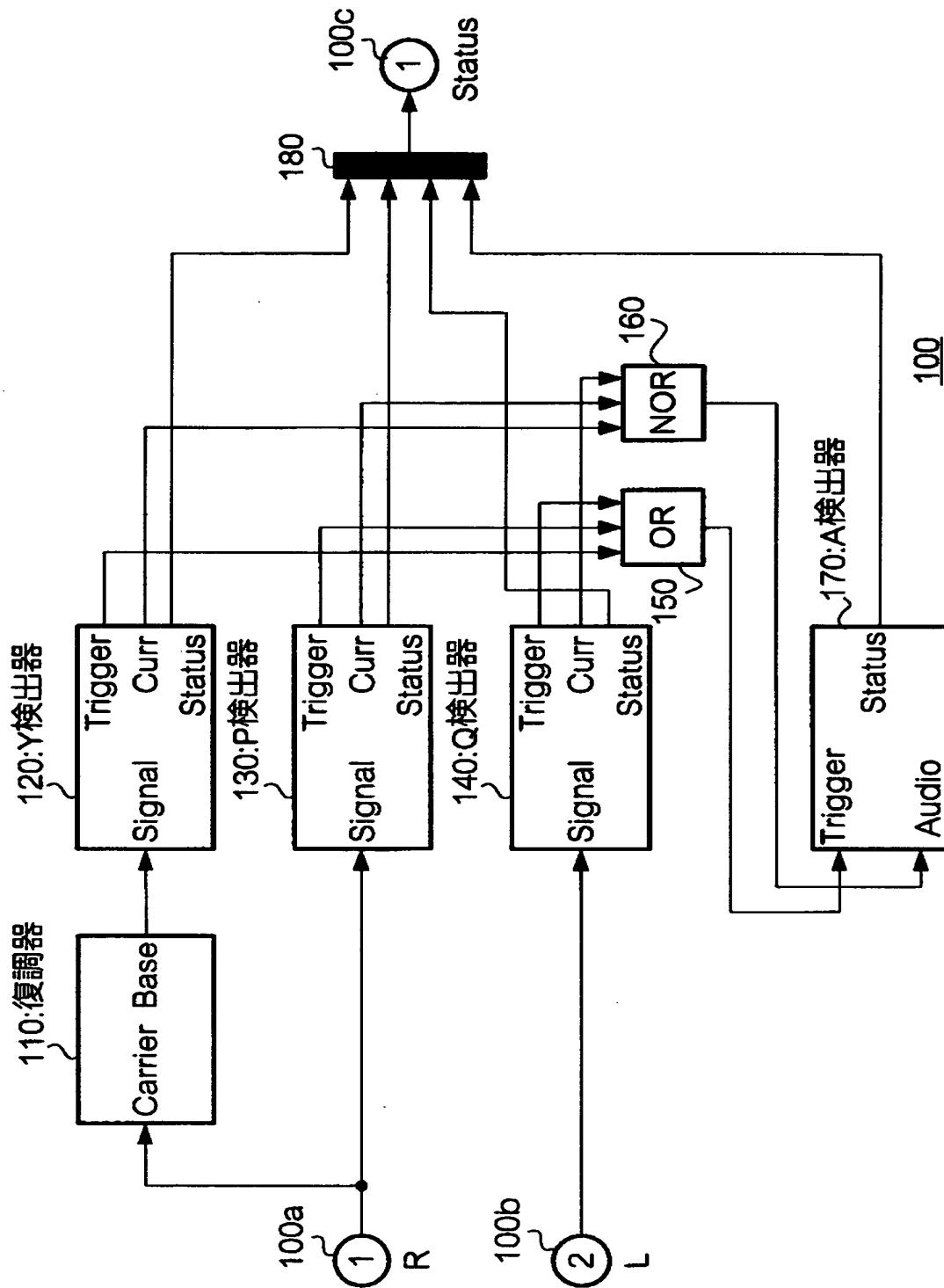


【図13】

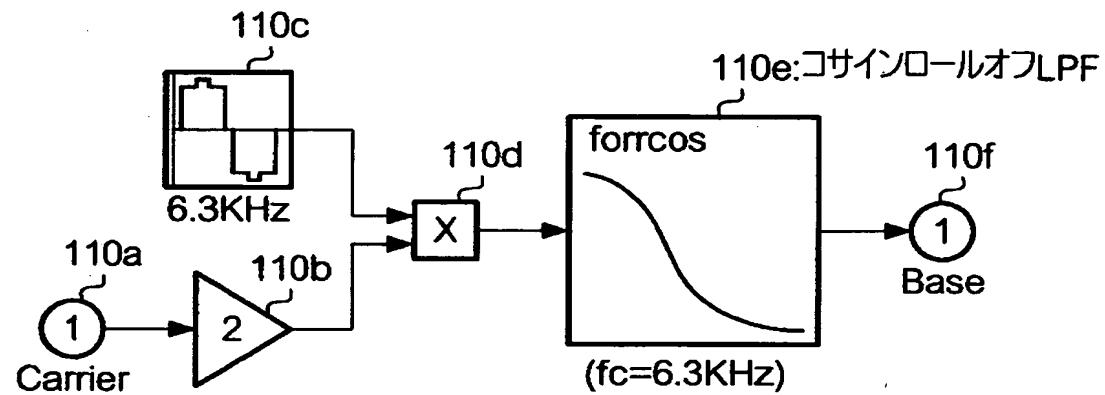


12

【図14】

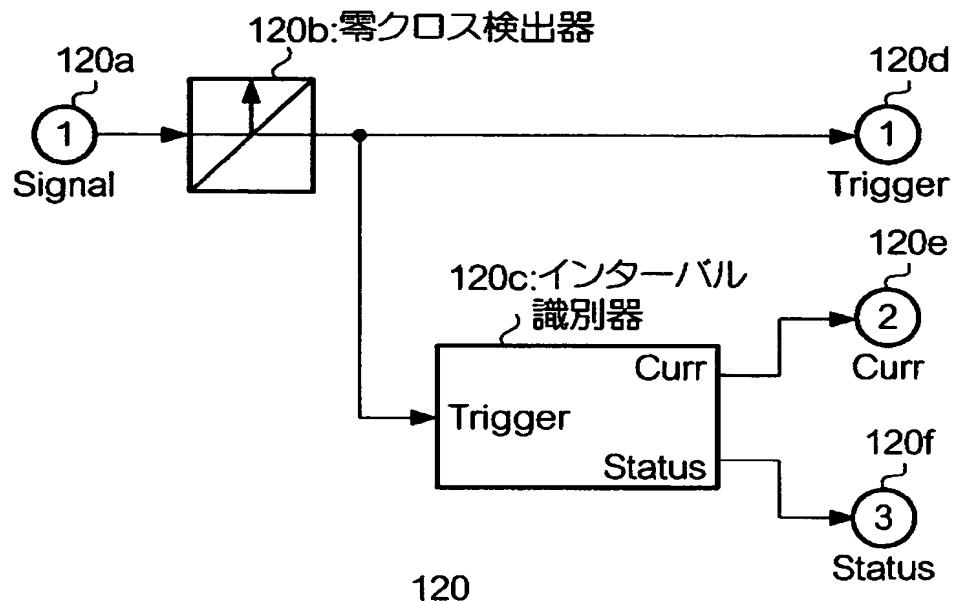


【図15】



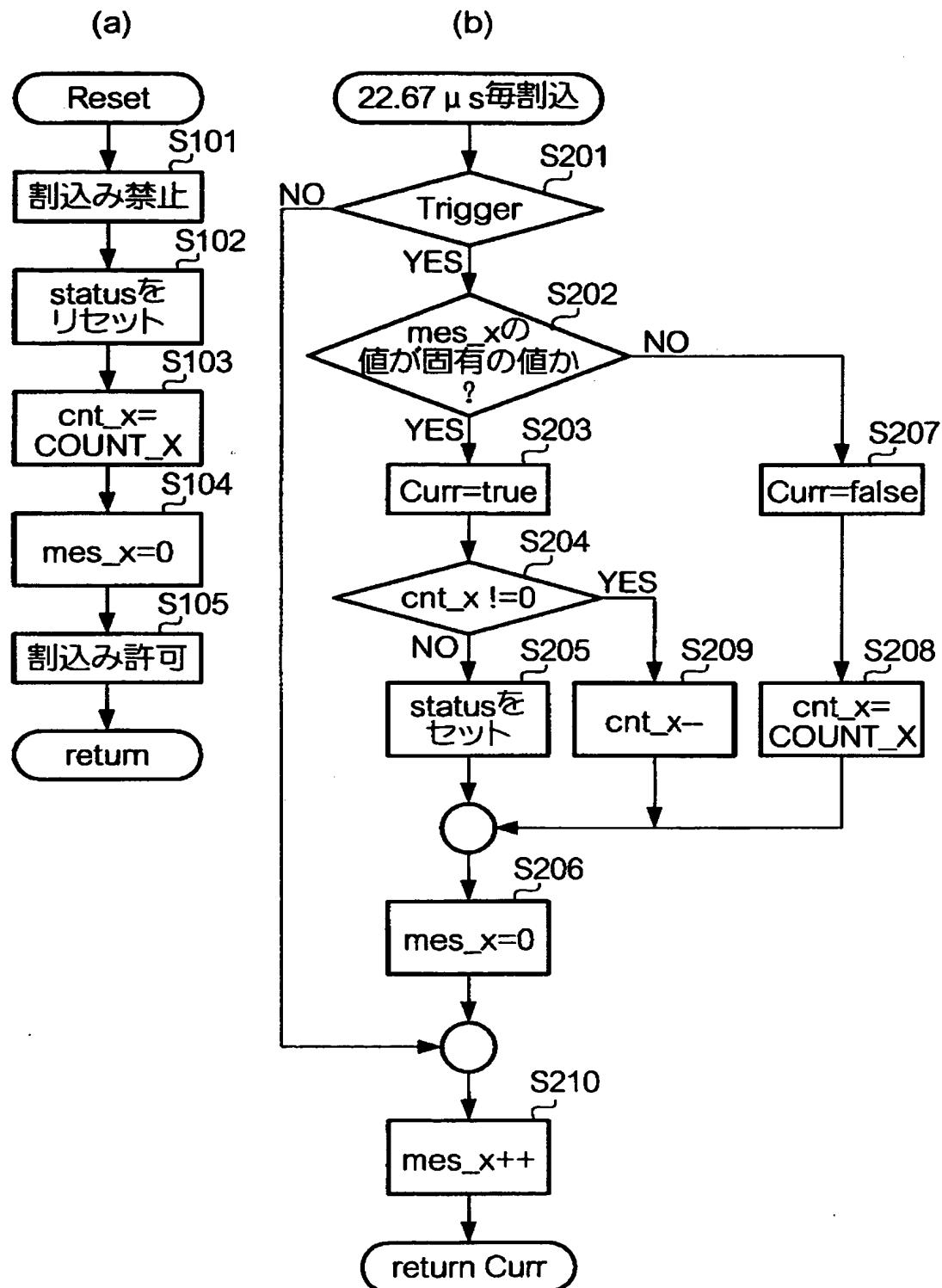
110

【図16】

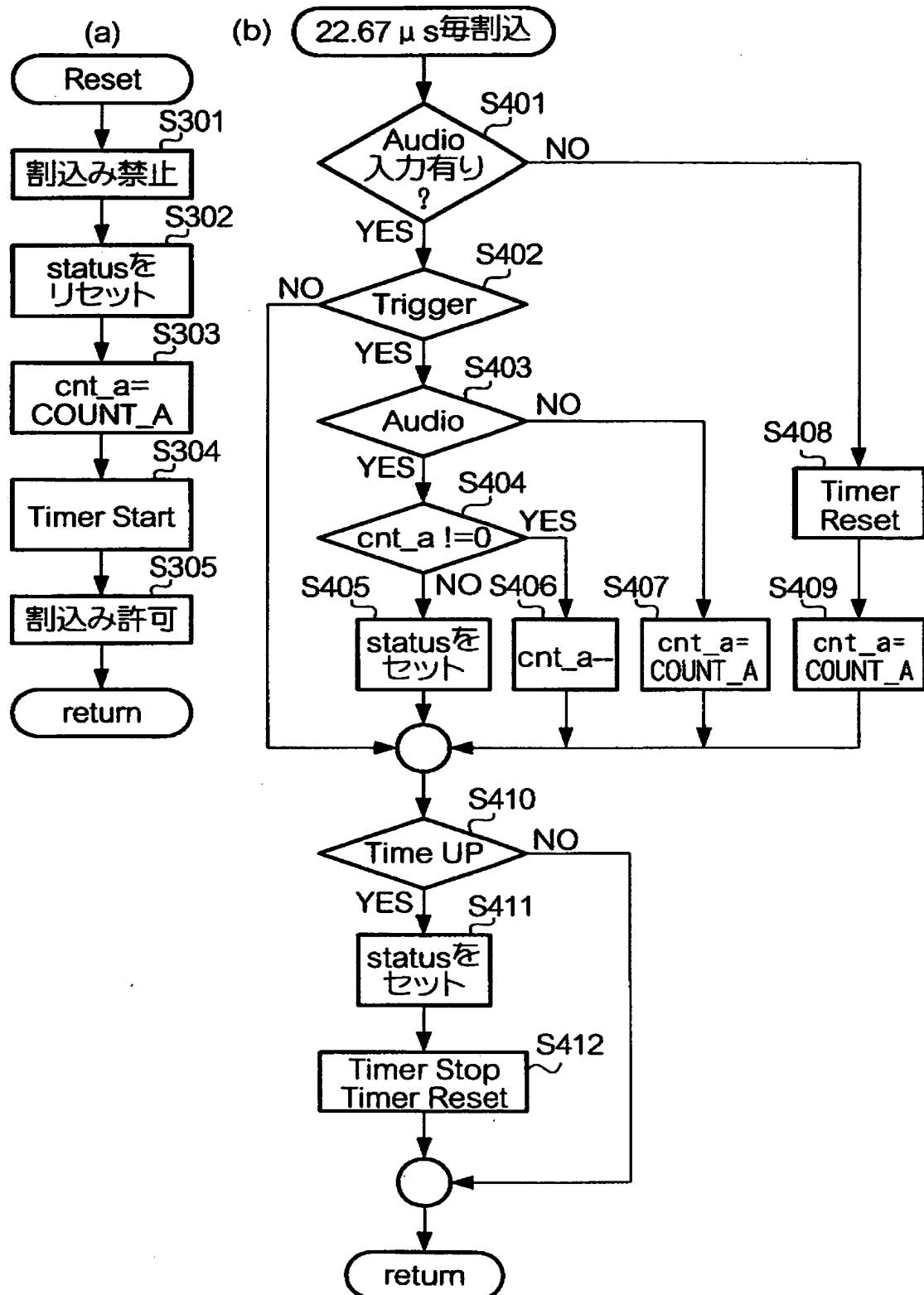


120

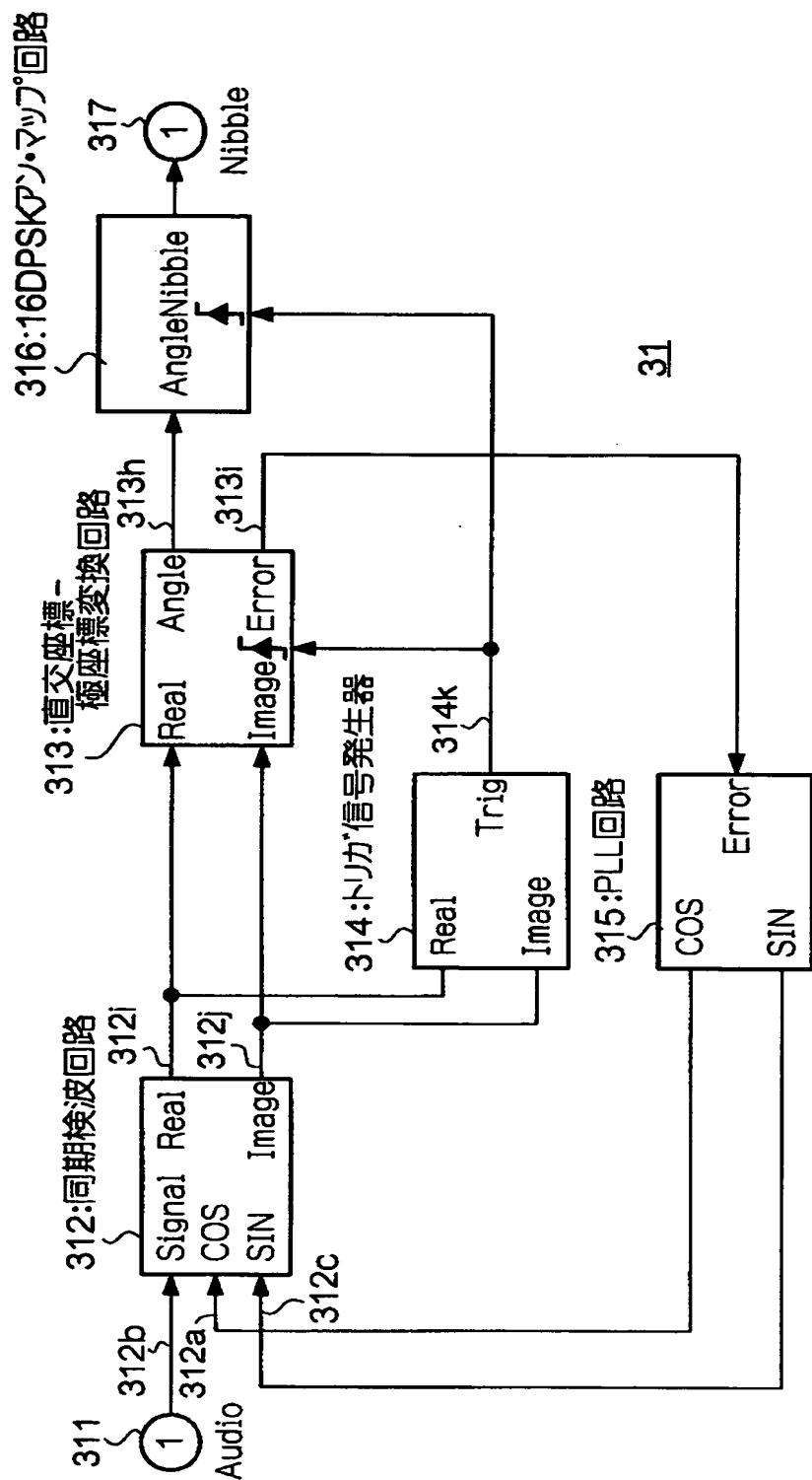
【図17】



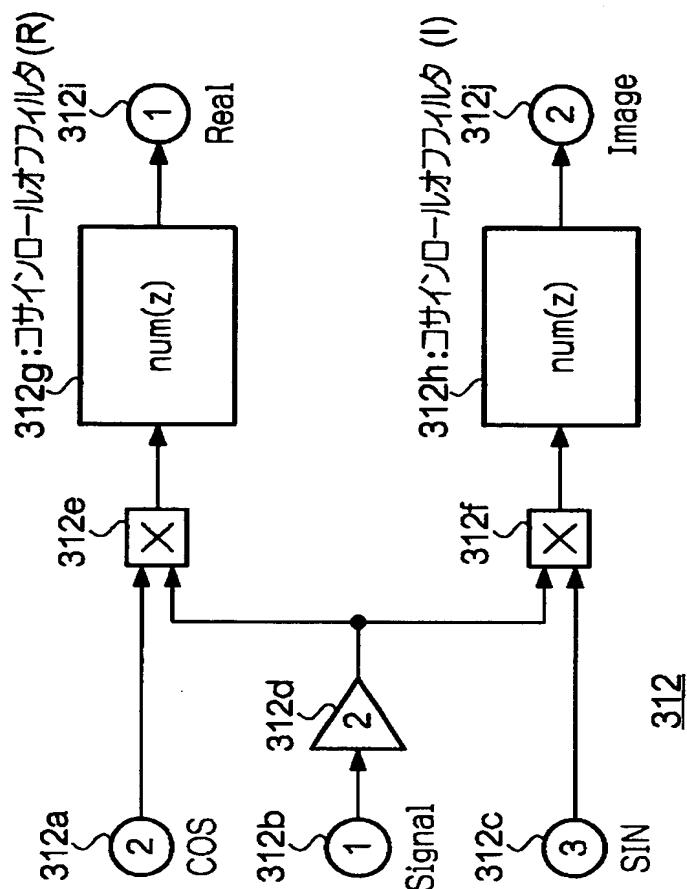
【図18】



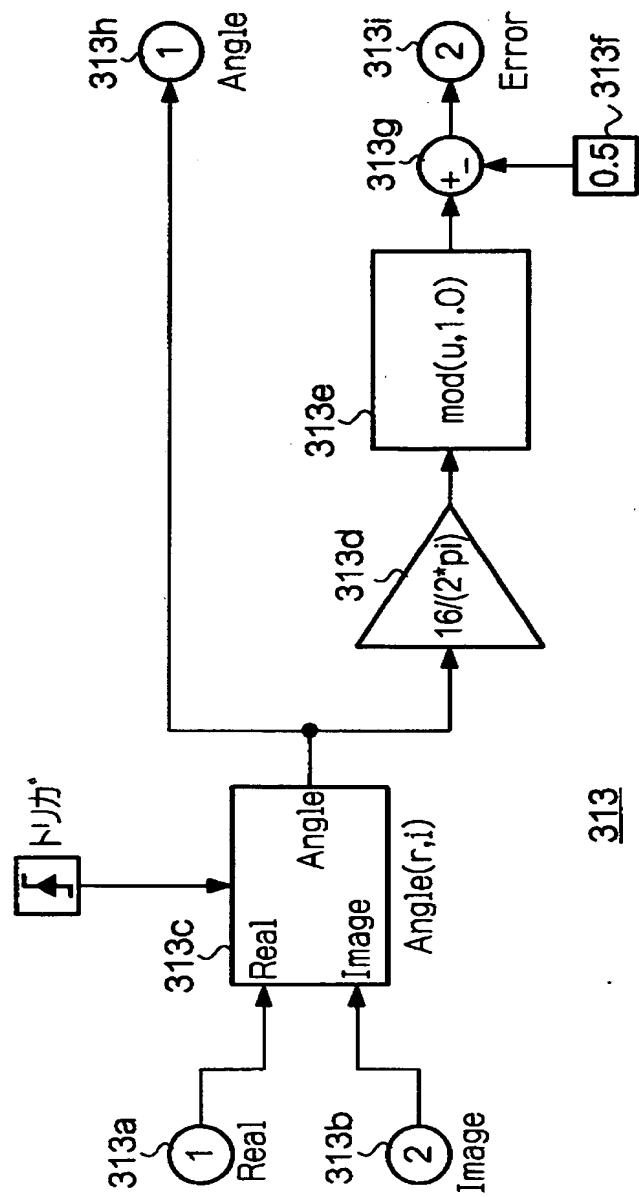
【図19】



【図20】

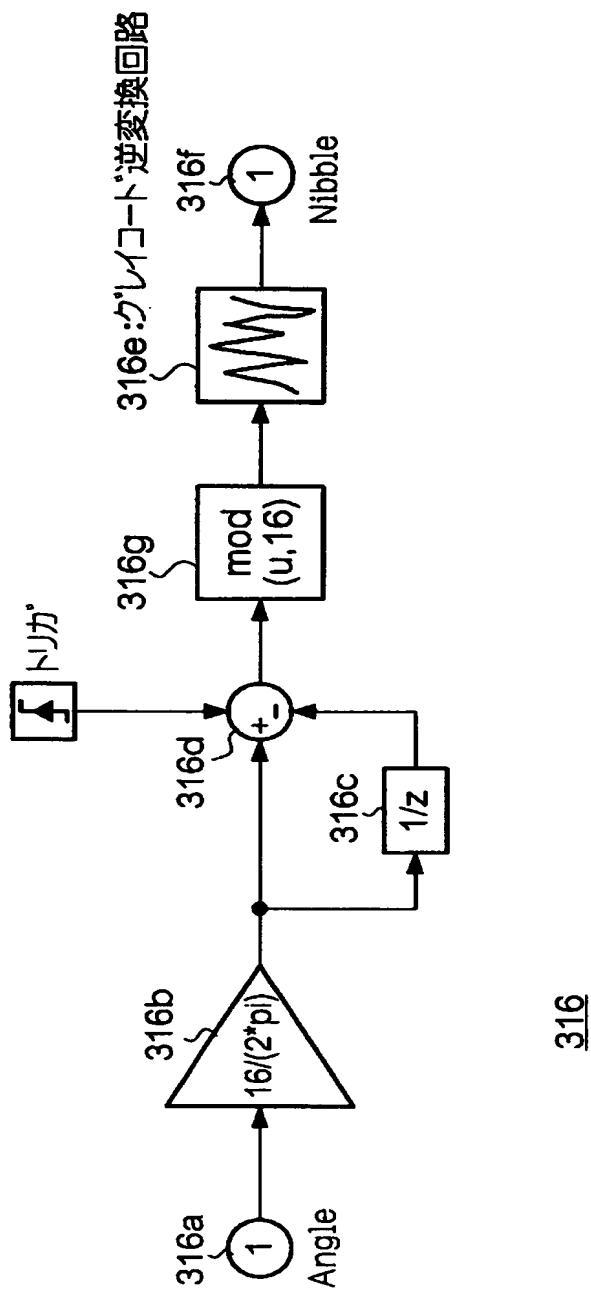


【図21】

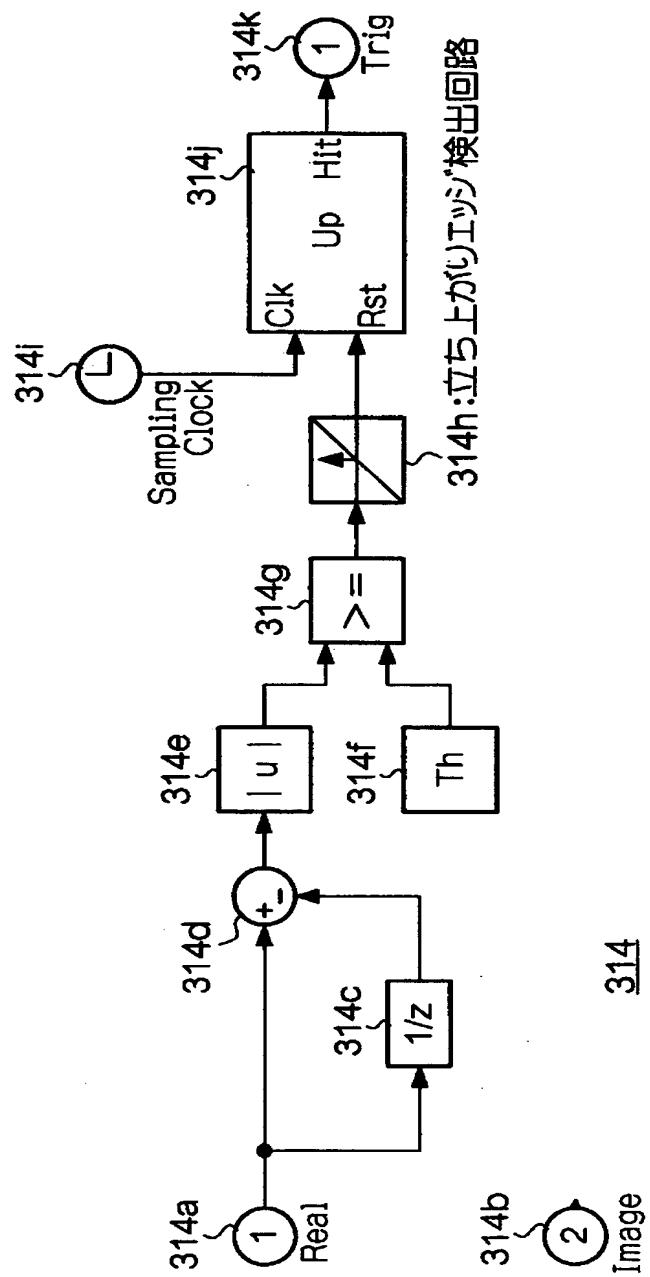


313

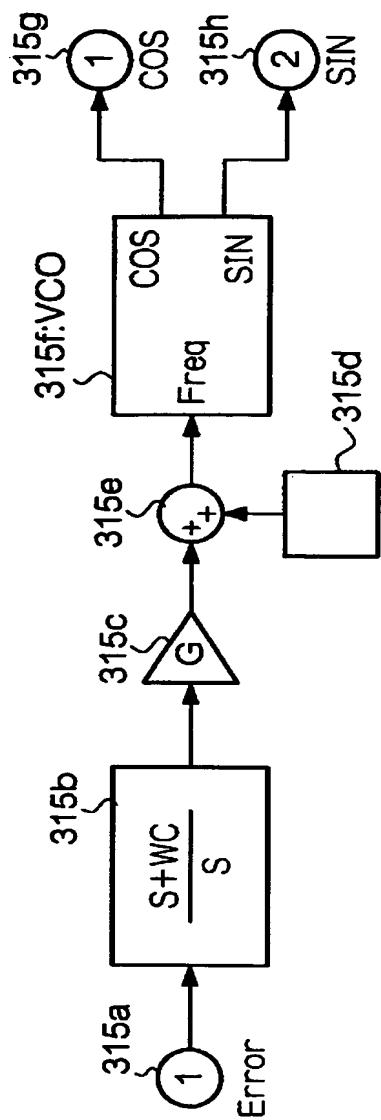
【図22】



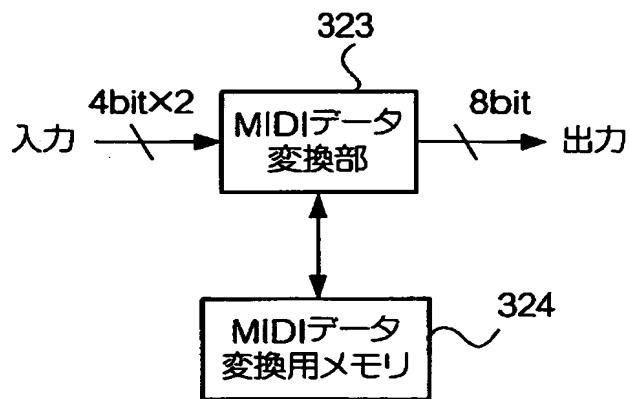
【図23】



【図24】

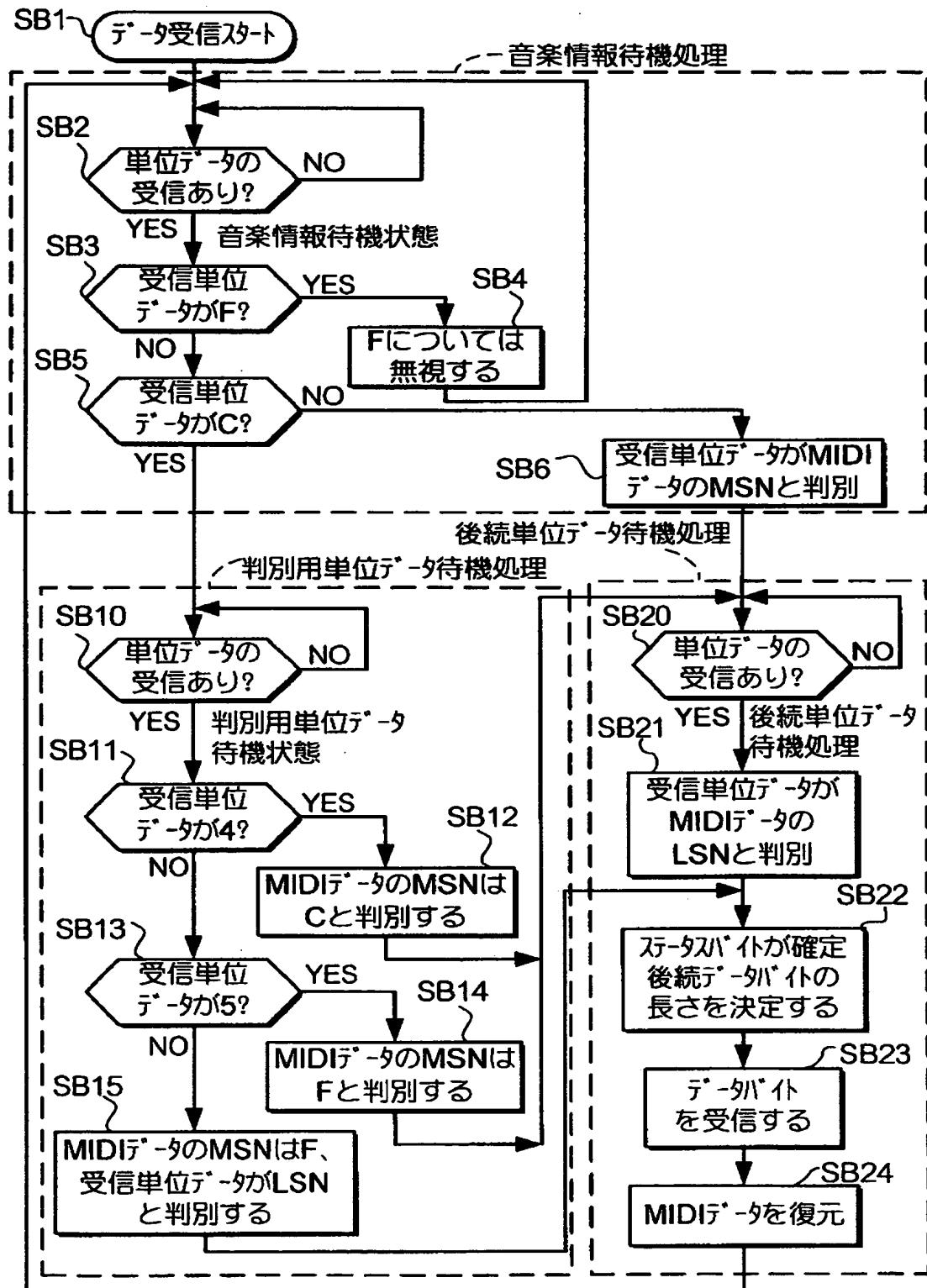


【図25】

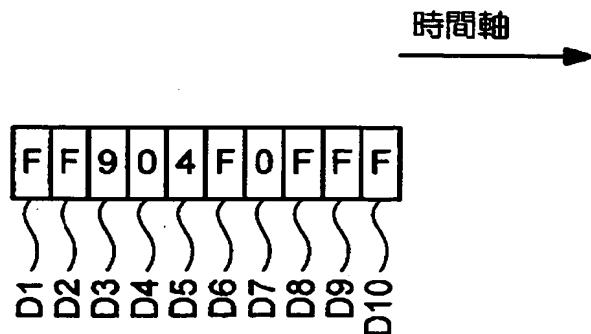


32 : Data→MIDI変換モジュール

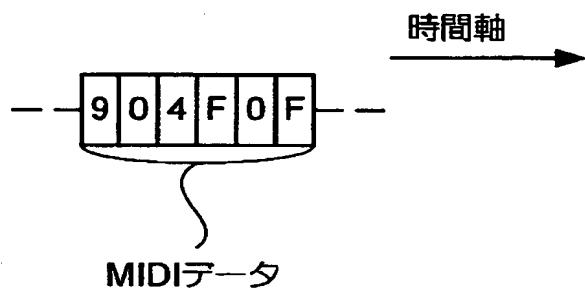
【図26】



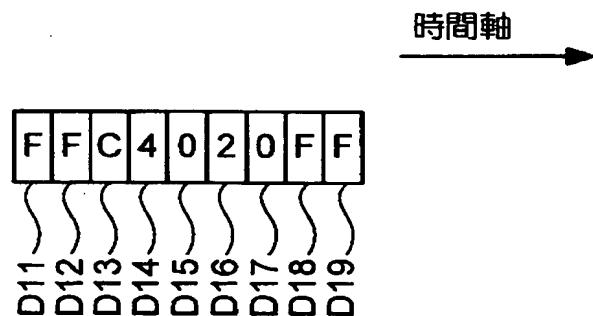
【図27】



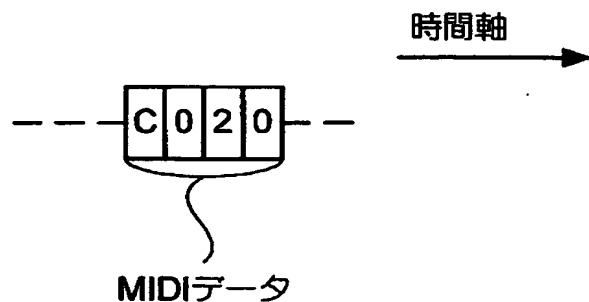
【図28】



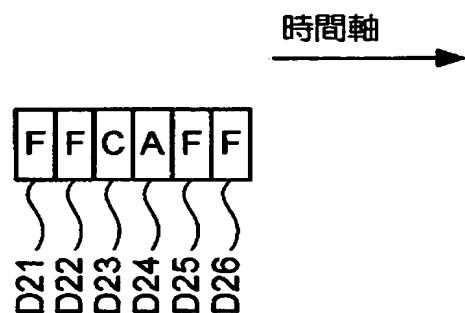
【図29】



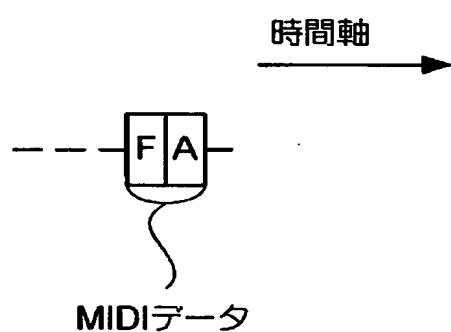
【図30】



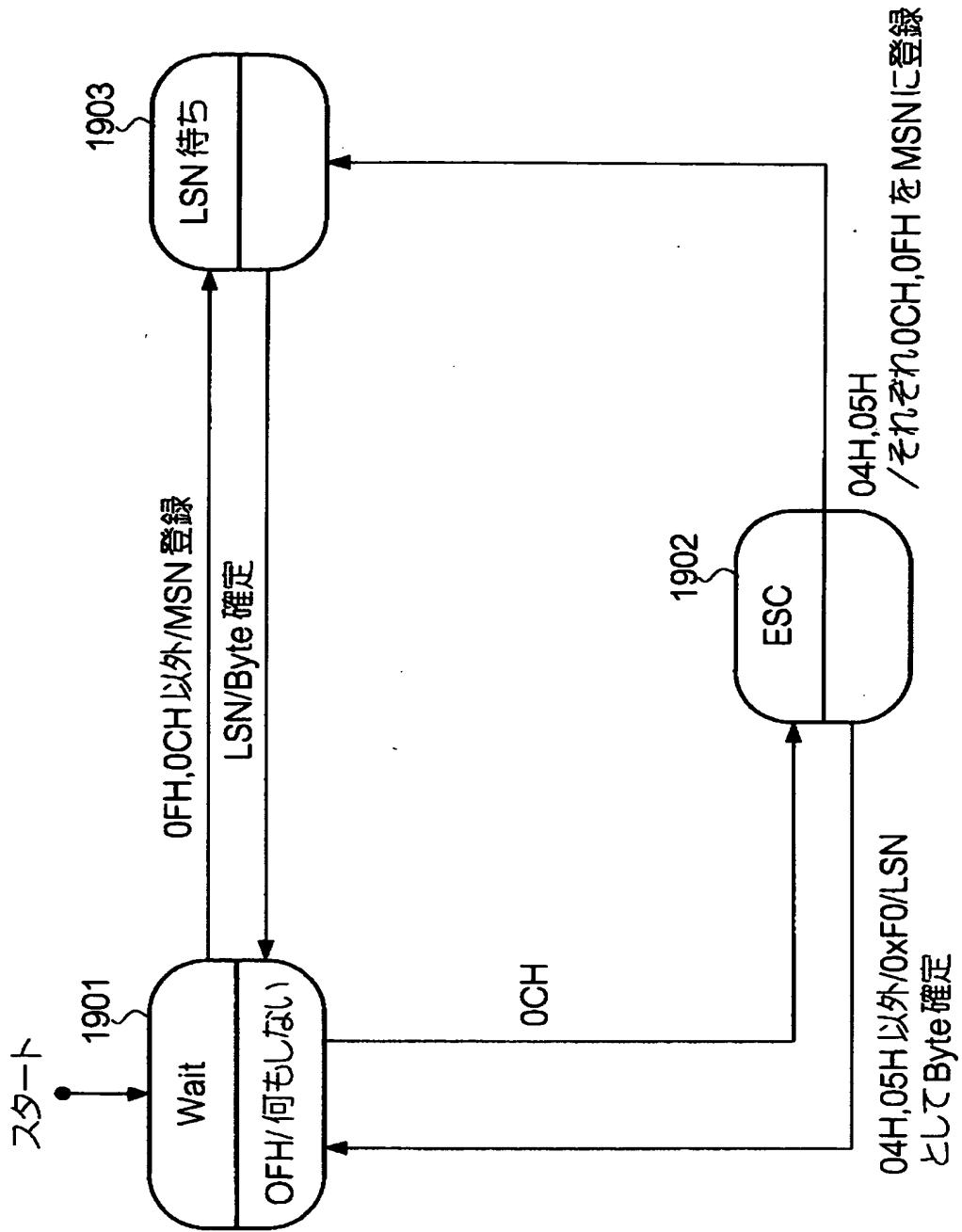
【図31】



【図32】



【図33】



【書類名】 要約書

【要約】

【課題】 複数種類のMIDIデータの音響信号への変調方法を利用可能とする場合に、1台の復調装置において容易に複数の種類の変調方法に対応できるようする。

【解決手段】 MIDI信号から生成されたベースバンド信号によりオーディオ帯域のキャリアに変調を施すことにより生成された変調波が記録媒体22から読み出される。検出装置100は、この変調波からベースバンド信号のエッジ変化を検出し、エッジ間隔の時間を測定し、エッジ間隔の時間に基づいて、変調の方法を判定する。復調部30Aは、この判定された変調方法に対応した復調方法により変調波からMIDI信号を復調する。

【選択図】 図1

出願人履歴情報

識別番号 [000004075]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 静岡県浜松市中沢町10番1号

氏 名 ヤマハ株式会社